

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-244154

(P2002-244154A)

(43)公開日 平成14年8月28日 (2002.8.28)

(51)Int.Cl. ⁷	識別記号	F I	テーマコード(参考)
G 02 F 1/1368		G 02 F 1/1368	2 H 0 8 8
1/13	5 0 5	1/13	5 0 5 2 H 0 9 1
1/1335	5 0 0	1/1335	5 0 0 2 H 0 9 2
1/13357		1/13357	5 C 0 9 4
G 03 B 21/00		G 03 B 21/00	E 5 F 1 1 0
		審査請求 未請求 請求項の数18 O L (全 17 頁)	最終頁に続く

(21)出願番号 特願2001-37509(P2001-37509)

(22)出願日 平成13年2月14日 (2001.2.14)

(71)出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72)発明者 倉科 久樹

長野県諏訪市大和3丁目3番5号 セイコ
ーエプソン株式会社内

(74)代理人 100095728

弁理士 上柳 雅善 (外1名)

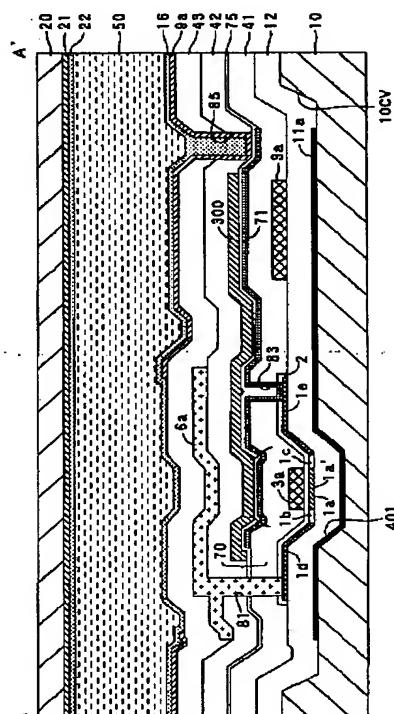
最終頁に続く

(54)【発明の名称】 電気光学装置及び電子機器

(57)【要約】

【課題】 液晶装置等の電気光学装置において、耐光性を高め、高品位の画像を表示する。

【解決手段】 電気光学装置は、TFTアレイ基板(10)上に、画素電極(9a)と、これに接続されたTFT(30)と、これに接続された配線(3a, 6a)と、TFTの少なくともチャネル領域を上側から覆う上側遮光層(300, 6a)と、このTFTの少なくともチャネル領域を下側から覆う下側遮光層(11a)とを備える。基板には、配線に対向する領域に格子状やストライプ状の溝(10cv)が掘られており、この溝内でチャネル領域に対向する領域に凹部(401)が更に掘られている。下側遮光膜は、該凹部内に形成されている。



(2)

1

【特許請求の範囲】

【請求項 1】 基板上に、
 画素電極と、
 該画素電極に接続された薄膜トランジスタと、
 該薄膜トランジスタに接続された配線と、
 前記薄膜トランジスタの上側に配置されており前記薄膜トランジスタの少なくともチャネル領域を上側から覆う上側遮光膜と、
 前記薄膜トランジスタの下側に配置されており前記薄膜トランジスタの少なくとも前記チャネル領域を下側から覆う下側遮光膜とを備えており、
 前記基板には、前記配線及び前記薄膜トランジスタに対向する領域に第1溝が掘られており、
 前記基板には更に、前記第1溝内における前記チャネル領域に対向する領域に第2溝が掘られており、
 前記下側遮光膜は、前記第2溝内に形成されていることを特徴とする電気光学装置。

【請求項 2】 前記第2溝の側壁には、テープが付けられれていることを特徴とする請求項1に記載の電気光学装置。

【請求項 3】 前記下側遮光膜は、少なくとも前記第2溝の底面及び側壁上に形成されており、
 前記下側遮光膜の縁部は、少なくとも部分的に前記基板上における前記第2溝の縁部に一致することを特徴とする請求項2に記載の電気光学装置。

【請求項 4】 前記下側遮光膜の平面形状は、前記上側遮光膜の平面形状より一回り小さいことを特徴とする請求項1から3のいずれか一項に記載の電気光学装置。

【請求項 5】 前記配線は、導光膜からなる一の配線と遮光膜からなる他の配線とを含み、
 前記第2溝は、前記チャネル領域に対向する領域に加えて前記一の配線に対向する領域にも掘られていることを特徴とする請求項1から4のいずれか一項に記載の電気光学装置。

【請求項 6】 前記配線は、前記薄膜トランジスタのゲート電極を含むと共に該ゲート電極の部分で幅広に形成された走査線を含み、
 前記第2溝は、前記チャネル領域に対向する領域に加えて前記走査線に対向する領域にも掘られていることを特徴とする請求項1から5のいずれか一項に記載の電気光学装置。

【請求項 7】 前記第2溝は、前記チャネル領域に加えて、前記半導体層における前記チャネル領域に隣接する領域に対向する領域にも掘られていることを特徴とする請求項1から6のいずれか一項に記載の電気光学装置。

【請求項 8】 前記下側遮光膜は、高融点金属を含む膜からなることを特徴とする請求項1から7のいずれか一項に記載の電気光学装置。

【請求項 9】 前記画素電極に接続された蓄積容量を更に備えており、

2
 前記上側遮光膜は、少なくとも部分的に前記蓄積容量を構成する容量線或いは容量電極からなることを特徴とする請求項1から8のいずれか一項に記載の電気光学装置。

【請求項 10】 前記基板に対して電気光学物質を介して対向配置された対向基板を更に備えており、前記上側遮光膜に代えて又は加えて、前記対向基板上に、少なくとも前記チャネル領域を上方から覆う他の遮光膜を備えることを特徴とする請求項1から9のいずれか一項に記載の電気光学装置。

【請求項 11】 一対の第1及び第2基板間に電気光学物質が挟持されてなり、

前記第1基板上に、画素電極と、該画素電極に接続された薄膜トランジスタと、該薄膜トランジスタに接続されており第1方向に延びる第1配線と、前記薄膜トランジスタに接続されており前記第1方向に交差する第2方向に延びる第2配線とを備えており、

前記基板には、前記第1配線及び前記第2配線のうち少なくとも一方に対向する領域に第1溝が掘られており、

前記基板には更に、前記第1溝内における前記第1配線及び前記第2配線が交差する領域に島状の第2溝が掘られていることを特徴とする電気光学装置。

【請求項 12】 前記第2溝は、前記第1配線及び前記第2配線が交差する領域に加えて前記第1配線又は前記第2配線に対向する領域にも掘られていることを特徴とする請求項11に記載の電気光学装置。

【請求項 13】 前記薄膜トランジスタのチャネル領域は、前記第1配線及び前記第2配線が交差する領域に位置することを特徴とする請求項11又は12に記載の電気光学装置。

【請求項 14】 前記画素電極に接続された蓄積容量を更に備えており、前記第1配線又は前記第2配線は、前記蓄積容量を構成する容量線を含むことを特徴とする請求項11から13のいずれか一項に記載の電気光学装置。

【請求項 15】 基板上に、
 画素電極と、

該画素電極に接続されると共に前記画素電極の下方に積層された薄膜トランジスタと、

該薄膜トランジスタに接続されると共に前記画素電極の下方に積層された配線とを備えており、

前記薄膜トランジスタ及び前記配線は相互に部分的に重なるように積層形成されており、

前記基板には、前記画素電極の下地面が平坦化されるよう、前記薄膜トランジスタと前記配線とが重なる領域では両者の膜厚に応じた深さの溝、及び前記配線の形成領域内で前記配線と前記薄膜トランジスタとが重ならない領域では前記配線の膜厚に応じた深さの溝を含む多数段の溝が掘られていることを特徴とする電気光学装置。

【請求項 16】 基板上に、

(3)

3

画素電極と、

該画素電極に接続されると共に前記画素電極の下方に積層された薄膜トランジスタと、
該薄膜トランジスタに接続されると共に前記画素電極の下方に積層された配線とを備えており、
前記薄膜トランジスタ及び前記配線は相互に部分的に重なるように積層形成されており、
前記基板には、前記画素電極の下地面が所定の平面パターンを持つ凸部を有するように、前記薄膜トランジスタの膜厚及び平面レイアウト並びに前記配線の膜厚及び平面レイアウトに応じて多数段の溝が掘られていることを特徴とする電気光学装置。

【請求項17】 前記基板に対して電気光学物質を介して対向配置された対向基板と、
前記対向基板上に形成されており前記画素電極に対向する対向電極とを更に備えており、
前記画素電極として、第1の周期で反転駆動されるための第1の画素電極群及び該第1の周期と相補の第2の周期で反転駆動されるための第2の画素電極群を含む平面配列された複数の画素電極を備えており、
前記凸部は、平面的に見て相隣接する画素電極の間隙となる領域のうち異なる画素電極群に含まれる相隣接する画素電極相互間に位置する領域部分に形成されていることを特徴とする請求項16に記載の電気光学装置。

【請求項18】 請求項1から17のいずれか一項に記載の電気光学装置からなるライトバルブと、
該ライトバルブに投射光を照射する光源と、
前記ライトバルブから出射される投射光を投射する光学系とを備えたことを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、アクティブマトリクス駆動方式の電気光学装置及びこれを備えた電子機器の技術分野に属し、特に画素スイッチング用の薄膜トランジスタ (Thin Film Transistor:以下適宜、TFTと称す) を、基板上の積層構造中に備えた形式の電気光学装置及びこれを備えた電子機器の技術分野に属する。

【0002】

【背景技術】 TFTアクティブマトリクス駆動形式の電気光学装置では、各画素に設けられた画素スイッチング用TFTのチャネル領域に入射光が照射されると光による励起で光リレーク電流が発生してTFTの特性が変化する。特に、プロジェクタのライトバルブ用の電気光学装置の場合には、入射光の強度が高いため、TFTのチャネル領域やその周辺領域に対する入射光の遮光を行うことは重要となる。

【0003】 そこで従来は、対向基板に設けられた各画素の開口領域を規定する遮光膜により、或いはTFTの上を通過すると共にAl(アルミニウム)等の金属膜からなるデータ線により、係るチャネル領域やその周辺領域を遮光するように構成されている。更に、TFTアレイ基板上において画素スイッチング用TFTに対向する位置、即ちTFTの下側にも、例えば高融点金属からなる遮光膜を設けることがある。このようにTFTの下側にも遮光膜を設ければ、TFTアレイ基板側からの裏面反射光や、複数の電気光学装置をプリズム等を介して組み合わせて一つの光学系を構成する場合に他の電気光学装置からプリズム等を突き抜けてくる投射光などの戻り光が、当該電気光学装置のTFTに入射するのを未然に防ぐことができる。

(4)

4

域を遮光するように構成されている。更に、TFTアレイ基板上において画素スイッチング用TFTに対向する位置、即ちTFTの下側にも、例えば高融点金属からなる遮光膜を設けることがある。このようにTFTの下側にも遮光膜を設ければ、TFTアレイ基板側からの裏面反射光や、複数の電気光学装置をプリズム等を介して組み合わせて一つの光学系を構成する場合に他の電気光学装置からプリズム等を突き抜けてくる投射光などの戻り光が、当該電気光学装置のTFTに入射するのを未然に防ぐことができる。

【0004】 他方、表示画像におけるフリッカの防止、直流電圧印加による液晶の劣化等を防止する観点から、例えば走査線毎に液晶駆動電圧の電位極性を反転させる走査線反転駆動方式、データ線毎に液晶駆動電圧の電位極性を反転させるデータ線反転駆動方式、ドット毎に液晶駆動電圧の電位極性を反転させるドット反転駆動方式などの反転駆動方式が開発されている。

【0005】

【発明が解決しようとする課題】 しかしながら、上述した各種遮光技術によれば、以下の問題点がある。

【0006】 即ち、先ず対向基板上やTFTアレイ基板上に遮光膜を形成する技術によれば、遮光膜とチャネル領域との間は、3次元的に見て例えば液晶層、電極、層間絶縁膜等を介してかなり離間しており、両者間へ斜めに入射する光に対する遮光が十分ではない。特にプロジェクタのライトバルブとして用いられる小型の電気光学装置においては、入射光は光源からの光をレンズで絞った光束であり、斜めに入射する成分を無視し得ない程に(例えば、基板に垂直な方向から10度から15度程度傾いた成分を10%程度)含んでるので、このような斜めの入射光に対する遮光が十分でないことは実践上問題となる。

【0007】 更に、遮光膜のない領域から電気光学装置内に侵入した光が、基板の上面或いは基板の上面に形成された遮光膜の上面やデータ線の下面、即ちチャネル領域に面する側の内面で反射された後に、係る反射光或いはこれが更に基板の上面或いは遮光膜やデータ線の内面で反射された多重反射光が最終的にTFTのチャネル領域に到達してしまう場合もある。

【0008】 特に近年の表示画像の高品位化という一般的要請に沿うべく電気光学装置の高精細化或いは画素ピッチの微細化を図るに連れて、更に明るい画像を表示すべく入射光の光強度を高めるに連れて、上述した従来の各種遮光技術によれば、十分な遮光を施すのがより困難となり、TFTのトランジスタ特性の変化により、フリッカ等が生じて、表示画像の品位が低下してしまうという問題点がある。

【0009】 加えて、このような各種内蔵遮光膜等や蓄積容量、各種配線等を、TFTアレイ基板上に作り込むに連れて、TFTアレイ基板上における積層構造が複雑

(4)

5

化且つ肥大化して、画素電極の下地面には、段差がより顕著に生じるようになる。そして、このような段差は、液晶の配向不良等の電気光学物質の動作不良を引き起こし、コントラスト比の低下や光抜けを起こし、最終的にはやはり表示画像の品位が低下してしまうという問題点がある。

【0010】他方、前述した各種反転駆動方式によれば、相異なる電位極性で駆動される相隣接する画素電極間には、横電界が生じる。これに対し、本願出願人の研究によれば、画素電極の下地面に所定パターンを有する凸部を付けることで横電界の悪影響を低減することも可能であるため、画素電極の下地面に簡単な構成或いは簡単な製造プロセスにより所定パターンを有する凸部を形成できれば大変都合がよい。逆に、このような所定パターンの凸部を形成できなければ、反転駆動方式を採用した場合、大なり小なり横電界の悪影響により、最終的にはやはり表示画像の品位が低下してしまうという問題点がある。

【0011】本発明は上述の問題点に鑑みなされたものであり、耐光性に優れており明るく高品位の画像表示が可能な電気光学装置を提供すること、画素電極表面における段差に起因した電気光学物質の動作不良を低減可能であり高品位の画像表示が可能な電気光学装置を提供すること、及び画素電極の下地面に所望パターンの凸部を形成可能であり高品位の画像表示が可能な電気光学装置を提供すること、並びにこのような電気光学装置を備えた電子機器を提供することを課題とする。

【0012】

【課題を解決するための手段】本発明の第1電気光学装置は上記課題を解決するために、基板上に、画素電極と、該画素電極に接続された薄膜トランジスタと、該薄膜トランジスタに接続された配線と、前記薄膜トランジスタの上側に配置されており前記薄膜トランジスタの少なくともチャネル領域を上側から覆う上側遮光膜と、前記薄膜トランジスタの下側に配置されており前記薄膜トランジスタの少なくとも前記チャネル領域を下側から覆う下側遮光膜とを備えており、前記基板には、前記配線及び前記薄膜トランジスタに対向する領域に第1溝が掘られており、前記基板には更に、前記第1溝内における前記チャネル領域に対向する領域に第2溝が掘られており、前記下側遮光膜は、前記第2溝内に形成されている。

【0013】本発明の第1電気光学装置によれば、画素電極をこれに接続された薄膜トランジスタによりスイッチング制御することにより、アクティブマトリクス駆動方式による駆動を行なえる。そして、薄膜トランジスタの少なくともチャネル領域は、上側から上側遮光膜により覆われているので、基板に垂直な方向からの入射光に対する遮光は、上側遮光膜により十分に高めることができる。更に、薄膜トランジスタの少なくともチャネル領

(4)

6

域は、下側から下側遮光膜により覆われているので、基板の裏面反射光や、複数の電気光学装置をライトバルブとして用いた複板式のプロジェクタにおける他の電気光学装置から出射され合成光学系を突き抜けてくる光等の戻り光に対する遮光は、下側遮光膜により十分に高めることができる。ここで入射光や戻り光は、基板に対して斜め方向から入射する成分（以下、斜め光と称す）を含んでいる。更に、この斜め光が、基板上における下側遮光膜の上面や上側遮光膜の下面、即ち薄膜トランジスタに面する側の内面で反射されて、当該電気光学装置内に、斜めの内面反射光が生成される。更にまた、このような斜めの内面反射光が当該電気光学装置内の他の界面で反射されて斜めの多重反射光が生成される。

【0014】しかるに本発明の第1電気光学装置では、例えばストライプ状、格子状等に基板に掘られている第1溝内に、層間絶縁膜等を介して配線及び薄膜トランジスタが少なくとも部分的に埋め込まれており、しかも、この第1溝内に更に掘られた第2溝内に、層間絶縁膜等を介して薄膜トランジスタのうちチャネル領域が少なくとも部分的に埋め込まれている。そして、この第2溝内には下側遮光膜が形成されているので、チャネル領域は、下側遮光膜により下側から包囲されることになる。例えば第2溝を十分深くすれば、下側遮光膜で覆われた第2溝内にチャネル領域を埋め込むこともできる。従つて、第2溝内の下側遮光膜で下側から包囲する度合いに応じて、上述の如き斜めの戻り光、斜めの内面反射光や多重反射光がチャネル領域の付近において基板上で主に下側から上側に向かう際に遮光でき、このような斜め光のうち最終的にチャネル領域に到達する成分を低減できる。この結果、良好なトランジスタ特性を有する薄膜トランジスタにより高品位の画像を表示可能となり、特に高い光強度の入射光を用いて明るい画像を表示する際に有利となる。

【0015】加えて、本発明の第1電気光学装置によれば、例えば配線に沿ってストライプ状、格子状等に基板に掘られた第1溝内に、層間絶縁膜等を介して配線及び薄膜トランジスタが配置されているので、これらの配線及び薄膜トランジスタの存在に応じた画素電極の下地面における段差を緩和することも可能となる。この結果、当該段差に起因した液晶の配向不良等の電気光学物質の動作不良を低減でき、高品位の画像を表示可能となる。

【0016】尚、本発明の第1電気光学装置では、配線の一部が上側遮光膜を兼ねてもよい。

【0017】本発明の第1電気光学装置の一態様では、前記第2溝の側壁には、テーパが付けられている。

【0018】この態様によれば、例えば45度から80度程度のテーパが付けられた第2溝内に形成された下側遮光膜により、その上方に位置するチャネル領域における斜め光に対する遮光を広範囲に渡って良好に行なうことが可能となる。

(5)

7

【0019】この態様では、前記下側遮光膜は、少なくとも前記第2溝の底面及び側壁上に形成されており、前記下側遮光膜の縁部は、少なくとも部分的に前記基板上における前記第2溝の縁部に一致するように構成してもよい。

【0020】このように構成すれば、第2溝の底面及び側壁上に形成された下側遮光膜により、チャネル領域における遮光を広範囲に渡って良好に行なうことができる。加えて、第2溝の縁部に一致した下側遮光膜の縁部では、上方からの斜め光を含む入射光が、第2溝外にある下側遮光膜部分の上面で反射して第2溝の上方空間に侵入する事態を防止できる。即ち、チャネル領域に対する遮光性能を向上できる。

【0021】本発明の第1電気光学装置の他の態様では、前記下側遮光膜の平面形状は、前記上側遮光膜の平面形状より一回り小さい。

【0022】この態様によれば、上側遮光膜の脇を抜けて上方から入射する斜め光が、下側遮光膜の上面で反射して第2溝の上方空間に侵入する事態を防止できる。即ち、チャネル領域に対する遮光性能を向上できる。

【0023】本発明の第1電気光学装置の他の態様では、前記配線は、導光膜からなる一の配線と遮光膜からなる他の配線とを含み、前記第2溝は、前記チャネル領域に対向する領域に加えて前記一の配線に対向する領域にも掘られている。

【0024】この態様によれば、一の配線は、例えばポリシリコン膜等の導光膜からなるので、仮に一の配線のいずれかの個所に斜め光が入射すると、これが一の配線で導光されてチャネル領域にまで至ってしまう可能性がある。しかるに、第2溝は、チャネル領域に対向する領域に加えて一の配線に対向する領域にも、例えば一の配線に追ってストライプ状に掘られている。このため、導光膜からなる一の配線を、第2溝内に形成された下側遮光膜で下方から包囲することにより、斜め光が当該一の配線に入射する可能性を低減できる。

【0025】本発明の第1電気光学装置の他の態様では、前記配線は、前記薄膜トランジスタのゲート電極を含むと共に該ゲート電極の部分で幅広に形成された走査線を含み、前記第2溝は、前記チャネル領域に対向する領域に加えて前記走査線に対向する領域にも掘られている。

【0026】この態様によれば、配線は、ゲート電極を含む走査線を含むので、例えばゲート電極に適したポリシリコン膜等から走査線を構成した場合、走査線のいずれかの個所に斜め光が入射すると、これが走査線で導光されてゲート電極に対向するチャネル領域にまで至ってしまう可能性がある。しかるに、第2溝は、走査線に対向する領域にも掘られており、しかもゲート電極の部分で幅広に形成された走査線に対応した平面形状を持つよう掘られている。このため、ゲート電極部分を含めて

(5)

8

走査線を、第2溝内に形成された下側遮光膜で下方から包囲することにより、斜め光が当該走査線に入射して、そのゲート電極の部分に至る可能性を低減できる。

【0027】尚、上述の態様の如く、導光膜からなる一の配線或いは走査線における下方からの斜め光に対する遮光性能を高めるためには、下側遮光膜の形成領域を広げればよいようにも考えられるが、単純に下側遮光膜の形成領域を広げてしまったのでは、表示画像の明るさを向上させるべく各画素の開口率を高めることが根本的に困難になるという問題点が生じる。更に下側遮光膜の存在により、斜め光に起因した内面反射や多重反射光が発生することに鑑みればむやみに下側遮光膜の形成領域を広げたのでは、このような内面反射光や多重反射光の増大を招くという解決困難な問題点もある。従って、上述した本発明の第1電気光学装置の態様は大変有利である。

【0028】本発明の第1電気光学装置の他の態様では、前記第2溝は、前記チャネル領域に加えて、前記半導体層における前記チャネル領域に隣接する領域に対向する領域にも掘られている。

【0029】この態様によれば、チャネル領域に加えて、LDD (Lightly Doped Drain) 領域、オフセット領域等のチャネル領域に隣接する領域に対向する領域における遮光性能も向上する。このため、良好なトランジスタ特性を有する薄膜トランジスタにより高品位の画像を表示可能となり、特に高い光強度の入射光を用いて明るい画像を表示する際に有利となる。

【0030】本発明の第1電気光学装置の他の態様では、前記下側遮光膜は、高融点金属を含む膜からなる。

【0031】この態様によれば、高融点金属を含む膜からなる下側遮光層により、薄膜トランジスタの下側における遮光を良好に行なえる。高融点金属を含む膜としては、例えば、Ti (チタン)、Cr (クロム)、W (タングステン)、Ta (タンタル)、Mo (モリブデン)、Pb (鉛) 等の高融点金属のうち少なくとも一つを含む、金属単体、合金、金属シリサイド、ポリシリサイド、これらを積層したもの等が挙げられる。

【0032】本発明の第1電気光学装置の他の態様では、前記画素電極に接続された蓄積容量を更に備えており、前記上側遮光膜は、少なくとも部分的に前記蓄積容量を構成する容量線或いは容量電極からなる。

【0033】この態様によれば、上側遮光膜の少なくとも一部は、例えば高融点金属を含む膜からなる容量線或いは容量電極からなるので、基板上における積層構造及び製造プロセスの簡略化を図れる。

【0034】尚、上側遮光膜の一部は、例えばAl膜等からなるデータ線からなってもよいし、薄膜トランジスタと画素電極とを中継接続する中間導電層からなってもよい。

【0035】本発明の第1電気光学装置の他の態様で

(6)

9

は、前記基板に対して電気光学物質を介して対向配置された対向基板を更に備えており、前記上側遮光膜に代えて又は加えて、前記対向基板上に、少なくとも前記チャネル領域を上方から覆う他の遮光膜を備える。

【0036】この態様によれば、薄膜トランジスタの少なくともチャネル領域は、上側から上側遮光膜に加えて又は代えて、対向基板上に形成された他の遮光膜により覆われているので、チャネル領域における上側からの入射光に対する遮光を行なえる。

【0037】本発明の第2電気光学装置は上記課題を解決するために、一対の第1及び第2基板間に電気光学物質が挟持されてなり、前記第1基板上に、画素電極と、該画素電極に接続された薄膜トランジスタと、該薄膜トランジスタに接続されており第1方向に延びる第1配線と、前記薄膜トランジスタに接続されており前記第1方向に交差する第2方向に延びる第2配線とを備えており、前記基板には、前記第1配線及び前記第2配線のうち少なくとも一方に対向する領域に第1溝が掘られており、前記基板には更に、前記第1溝内における前記第1配線及び前記第2配線が交差する領域に島状の第2溝が掘られている。

【0038】本発明の第2電気光学装置によれば、画素電極をこれに接続された薄膜トランジスタによりスイッチング制御することにより、アクティブマトリクス駆動方式による駆動を行なえる。ここで特に、例えば配線に沿ってストライプ状、格子状等に基板に掘られた第1溝内に、層間絶縁膜等を介して配線が少なくとも部分的に埋め込まれておいる。従って、配線を埋め込む分だけ、画素電極の下地面における段差を低減でき、当該段差に起因した液晶の配向不良等の電気光学物質の動作不良を低減できる。しかも、この第1溝内に更に掘られた第2溝内に、層間絶縁膜等を介して相交差する配線部分が少なくとも部分的に埋め込まれている。即ち、配線が交差することで2つの配線の厚みが合算されて、画素電極の下地面における段差が局所的に非常に大きくなる領域では、溝が2段階に深く掘られているので、段差を低減することができる。従って、当該段差に起因した液晶の配向不良等の電気光学物質の動作不良を低減でき、最終的には高品位の画像を表示可能となる。

【0.03.9】本発明の第2電気光学装置の一態様では、前記第2溝は、前記第1配線及び前記第2配線が交差する領域に加えて前記第1配線又は前記第2配線に対向する領域にも掘られている。

【0040】この態様によれば、第2溝は、交差する領域のみならず、第1及び第2配線のうち一方に対向する領域にも掘られている。例えば、第2溝は、平面的に見て配線に沿ってストライプ状又は格子状に掘られている。これに対し、第1及び第2配線のうち他方に対向する領域には第1溝しか掘られていない。従って、第1及び第2配線のうち他方の上方にある画素電極の下地面の

10

高さを、第1及び第2配線のうち一方の上方にある画素電極の下地面の高さよりも高くできる。即ち、溝の有無により、第1及び第2配線のうち他方の上方にある画素電極の下地面に凸部を形成可能となる。この結果、例えば前述した各種反転駆動方式における横電界の悪影響を、このような凸部を利用して低減することも可能となる。しかも、このような凸部は、基板における第1溝や第2溝の有無により比較的簡単に形成できる。

【0041】本発明の第2電気光学装置の他の態様では、前記薄膜トランジスタのチャネル領域は、前記第1配線及び前記第2配線が交差する領域に位置する。

【0042】この態様によれば、第1及び第2配線並びにチャネル領域を構成する半導体層が重ねられており、基板上における積層体の膜厚は、この領域で局所的に厚くなっている。しかしながら、この領域では第1溝内に第2溝が掘られているため、この領域における画素電極の下地面の段差を低減できる。

【0043】本発明の第2電気光学装置の他の態様では、前記画素電極に接続された蓄積容量を更に備えており、前記第1配線又は前記第2配線は、前記蓄積容量を構成する容量線を含む。

【0044】この態様によれば、第1又は第2配線は、例えば高融点金属を含む膜からなる容量線を含むので、基板上における積層構造及び製造プロセスの簡略化を図れる。

【0045】尚、配線は、例えばポリシリコン膜からなる走査線、A1膜からなるデータ線等を含んでもよい。

【0046】本発明の第3電気光学装置は上記課題を解決するために、基板上に、画素電極と、該画素電極に接続されると共に前記画素電極の下方に積層された薄膜トランジスタと、該薄膜トランジスタに接続されると共に前記画素電極の下方に積層された配線とを備えており、前記薄膜トランジスタ及び前記配線は相互に部分的に重なるように積層形成されており、前記基板には、前記画素電極の下地面が平坦化されるように、前記薄膜トランジスタと前記配線とが重なる領域では両者の膜厚に応じた深さの溝、及び前記配線の形成領域内で前記配線と前記薄膜トランジスタとが重ならない領域では前記配線の膜厚に応じた深さの溝を含む多数段の溝が掘られている。

【0047】本発明の第3電気光学装置によれば、画素電極をこれに接続された薄膜トランジスタによりスイッチング制御することにより、アクティブマトリクス駆動方式による駆動を行なえる。ここで特に、薄膜トランジスタ及び配線は相互に部分的に重なるように積層形成されているが、基板には、薄膜トランジスタと配線とが重なる領域では両者の膜厚に応じた深さの溝、及び配線の形成領域内で配線と薄膜トランジスタとが重ならない領域では配線の膜厚に応じた深さの溝を含む多数段の溝が掘られており、これにより、画素電極の下地面は平坦化

(7)

11

される。従って、画素電極の下地面における段差に起因した液晶の配向不良等の電気光学物質の動作不良を低減でき、最終的には高品位の画像を表示可能となる。

【0048】本発明の第4電気光学装置は上記課題を解決するために、基板上に、画素電極と、該画素電極に接続されると共に前記画素電極の下方に積層された薄膜トランジスタと、該薄膜トランジスタに接続されると共に前記画素電極の下方に積層された配線とを備えており、前記薄膜トランジスタ及び前記配線は相互に部分的に重なるように積層形成されており、前記基板には、前記画素電極の下地面が所定の平面パターンを持つ凸部を有するように、前記薄膜トランジスタの膜厚及び平面レイアウト並びに前記配線の膜厚及び平面レイアウトに応じて多数段の溝が掘られている。

【0049】本発明の第4電気光学装置によれば、画素電極をこれに接続された薄膜トランジスタによりスイッチング制御することにより、アクティブマトリクス駆動方式による駆動を行なえる。ここで特に、薄膜トランジスタ及び配線は相互に部分的に重なるように積層形成されているが、基板には、薄膜トランジスタの膜厚及び平面レイアウト並びに配線の膜厚及び平面レイアウトに応じて多数段の溝が掘られており、これにより、画素電極の下地面が所定の平面パターンを持つ凸部を有している。即ち、多数段の溝により、例えば前述した各種反転駆動方式における横電界の悪影響を低減する平面パターンを持つ凸部を比較的簡単に形成できる。このように多数段の溝を掘ることにより、画素電極の下地面における段差に起因した液晶の配向不良等の電気光学物質の動作不良を低減でき、最終的には高品位の画像を表示可能となる。

【0050】本発明の第4電気光学装置の一態様では、前記基板に対して電気光学物質を介して対向配置された対向基板と、前記対向基板上に形成されており前記画素電極に対向する対向電極とを更に備えており、前記画素電極として、第1の周期で反転駆動されるための第1の画素電極群及び該第1の周期と相補の第2の周期で反転駆動されるための第2の画素電極群を含む平面配列された複数の画素電極を備えており、前記凸部は、平面的に見て相隣接する画素電極の間隙となる領域のうち異なる画素電極群に含まれる相隣接する画素電極相互間に位置する領域部分に形成されている。

【0051】この態様によれば、前述した走査線反転駆動方式、データ線反転駆動方式、ドット反転方式等の反転駆動方式により各画素電極に電圧が印加される。ここで、凸部は横電界が発生する間隙領域に設けられているので、当該横電界が発生する領域における画素電極の縁を対向電極に近付けることにより、画素電極及び対向電極間の縦電界を相対的に強めることができる。この結果、横電界による悪影響たる液晶の配向不良等の電気光学物質の配向不良を低減できる。

12

【0052】本発明の電子機器は上記課題を解決するため、上述した本発明の第1から第4電気光学装置（但し、その各種態様も含む）のうちいずれか一つからなるライトバルブと、該ライトバルブに投射光を照射する光源と、前記ライトバルブから出射される投射光を投射する光学系とを備える。

【0053】本発明の電子機器によれば、光源から投射光がライトバルブに照射され、ライトバルブから出射される投射光は、光学系により、スクリーン等に投射される。この際、当該ライトバルブは、上述した本発明の電気光学装置からなるので、投射高強度を高めても、前述の如く優れた遮光性能によって光リーク電流の低減された薄膜トランジスタにより画素電極を良好にスイッチング制御できる。或いは、液晶の配向不良等の電気光学物質の動作不良が低減された電気光学装置からなるライトバルブにより光を変調できる。この結果、最終的には高品位の画像を表示可能となる。

【0054】本発明のこのような作用及び他の利得は次に説明する実施の形態から明らかにされる。

【0055】

【発明の実施の形態】以下、本発明の実施形態を図面に基づいて説明する。以下の実施形態は、本発明の電気光学装置を液晶装置に適用したものである。

【0056】（第1実施形態）先ず本発明の実施形態における電気光学装置の画素部における構成について、図1から図3を参照して説明する。図1は、電気光学装置の画像表示領域を構成するマトリクス状に形成された複数の画素における各種素子、配線等の等価回路である。図2は、データ線、走査線、画素電極等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図である。図3は、図2のA-A'断面図である。尚、図3においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。

【0057】図1において、本実施形態における電気光学装置の画像表示領域を構成するマトリクス状に形成された複数の画素には夫々、画素電極9aと当該画素電極9aをスイッチング制御するためのTFT30とが形成されており、画像信号が供給されるデータ線6aが当該

TFT30のソースに電気的に接続されている。データ線6aに書き込む画像信号S1、S2、…、Snは、この順に線順次に供給しても構わないし、相隣接する複数のデータ線6a同士に対して、グループ毎に供給するようにも良い。また、TFT30のゲートに走査線3aが電気的に接続されており、所定のタイミングで、走査線3aにパルス的に走査信号G1、G2、…、Gmを、この順に線順次で印加するように構成されている。画素電極9aは、TFT30のドレインに電気的に接続されており、スイッチング素子であるTFT30を一定期間だけそのスイッチを閉じることにより、データ線6

(8)

13

a から供給される画像信号 S₁、S₂、…、S_nを所定のタイミングで書き込む。画素電極 9 a を介して電気光学物質の一例としての液晶に書き込まれた所定レベルの画像信号 S₁、S₂、…、S_nは、対向基板（後述する）に形成された対向電極（後述する）との間に一定期間保持される。液晶は、印加される電圧レベルにより分子集合の配向や秩序が変化することにより、光を変調し、階調表示を可能にする。ノーマリーホワイトモードであれば、各画素の単位で印加された電圧に応じて入射光に対する透過率が減少し、ノーマリーブラックモードであれば、各画素の単位で印加された電圧に応じて入射光に対する透過率が増加され、全体として電気光学装置からは画像信号に応じたコントラストを持つ光が出射する。ここで、保持された画像信号がリークするのを防ぐために、画素電極 9 a と対向電極との間に形成される液晶容量と並列に蓄積容量 70 を付加する。

【0058】図2において、電気光学装置のTFTアレイ基板上には、マトリクス状に複数の透明な画素電極 9 a（点線部 9 a' により輪郭が示されている）が設けられており、画素電極 9 a の縦横の境界に各々沿ってデータ線 6 a 及び走査線 3 a が設けられている。

【0059】また、半導体層 1 a のうち図中右上がりの細かい斜線領域で示したチャネル領域 1 a' に対向するように走査線 3 a が配置されており、走査線 3 a はゲート電極として機能する。特に本実施形態では、走査線 3 a は、当該ゲート電極となる部分において幅広に形成されている。このように、走査線 3 a とデータ線 6 a との交差する個所には夫々、チャネル領域 1 a' に走査線 3 a がゲート電極として対向配置された画素スイッチング用のTFT 3-0 が設けられている。

【0060】図2及び図3に示すように、容量線 300 は、走査線 3 a 上に形成されている。容量線 300 は、平面的に見て走査線 3 a に沿ってストライプ状に延びる本線部と、走査線 3 a 及びデータ線 6 の交点における該本線部からデータ線 6 a に沿って図2中上下に突出した突出部とを含んでなる。容量線 300 は、例えば高融点金属を含む金属シリサイド膜等からなる。但し、容量線 300 は、導電性のポリシリコン膜等からなる第1膜と高融点金属を含む金属シリサイド膜等からなる第2膜とが積層された多層構造を持つように構成してもよい。容量線 300 は、容量線本来の機能の他、蓄積容量 70 の固定電位側容量電極としての機能を持ち、更に、TFT 3-0 の上側において入射光から TFT 3-0 を遮光する上側遮光膜としての機能を持つ。

【0061】他方、容量線 300 に対して、誘電体膜 75 を介して対向配置される中継層 71 は、蓄積容量 70 の画素電位側容量電極としての機能を持ち、更に、画素電極 9 a と TFT 3-0 の高濃度ドレイン領域 1 e とを中継接続する中間導電層としての機能を持つ。

【0062】このように本実施形態では、蓄積容量 70

14

は、TFT 3-0 の高濃度ドレイン領域 1 e 及び画素電極 9 a に接続された画素電位側容量電極としての中継層 71 と、固定電位側容量電極としての容量線 300 の一部とが、誘電体膜 75 を介して対向配置されることにより構築されている。

【0063】そして、図2中縦方向に夫々延びるデータ線 6 a と図2中横方向に夫々延びる容量線 300 とが相交差して形成されることにより、TFTアレイ基板 10 上におけるTFT 3-0 の上側に、平面的に見て格子状の上側遮光膜が構成されており、各画素の開口領域を規定している。

【0064】他方、TFTアレイ基板 10 上におけるTFT 3-0 の下側には、下側遮光膜 11 a が格子状に設けられている。

【0065】これらの上側遮光膜の一例を構成する容量線 300 及び下側遮光膜 11 a は夫々、例えば、Ti、Cr、W、Ta、Mo、Nb 等の高融点金属のうちの少なくとも一つを含む、金属単体、合金、金属シリサイド、ポリシリサイド、これらを積層したもの等からなる。

【0066】また図3において、容量電極としての中継層 71 と容量線 300 との間に配置される誘電体膜 75 は、例えば膜厚 5 ~ 200 nm 程度の比較的薄いHTO 膜、LTO 膜等の酸化シリコン膜、あるいは窒化シリコン膜等から構成される。蓄積容量 70 を増大させる観点からは、膜の信頼性が十分に得られる限りにおいて、誘電体膜 75 は薄い程良い。

【0067】図2及び図3に示すように、画素電極 9 a は、中継層 71 を中継することにより、コンタクトホール 8-3 及び 8-5 を介して半導体層 1 a のうち高濃度ドレイン領域 1 e に電気的に接続されている。このように中継層 71 を中継層として利用すれば、層間距離が例えば 2000 nm 程度に長くても、両者間を一つのコンタクトホールで接続する技術的困難性を回避しつつ比較的小径の二つ以上の直列なコンタクトホールで両者間を良好に接続でき、画素開口率を高めること可能となり、コンタクトホール開孔時におけるエッティングの突き抜け防止にも役立つ。

【0068】他方、データ線 6 a は、コンタクトホール 8-1 を介して、例えばポリシリコン膜からなる半導体層 1 a のうち高濃度ソース領域 1 d に電気的に接続されている。尚、データ線 6 a と高濃度ソース領域 1 a とを中継層により中継接続することも可能である。

【0069】容量線 300 は、画素電極 9 a が配置された画像表示領域からその周囲に延設され、定電位源と電気的に接続されて、固定電位とされる。係る定電位源としては、TFT 3-0 を駆動するための走査信号を走査線 3 a に供給するための走査線駆動回路（後述する）や画像信号をデータ線 6 a に供給するサンプリング回路を制御するデータ線駆動回路（後述する）に供給される正電

(9)

15

源や負電源の定電位源でもよいし、対向基板20の対向電極21に供給される定電位でも構わない。更に、下側遮光膜11aについても、その電位変動がTFT30に対して悪影響を及ぼすことを避けるために、容量線300と同様に、画像表示領域からその周囲に延設して定電位源に接続するとよい。

【0070】図2及び図3において、電気光学装置は、透明なTFTアレイ基板10と、これに対向配置される透明な対向基板20を備えている。TFTアレイ基板10は、例えば石英基板、ガラス基板、シリコン基板からなり、対向基板20は、例えばガラス基板や石英基板からなる。

【0071】TFTアレイ基板10には、図2では省略されているが、図3に示すように、平面的に見て下側遮光膜より一回り大きい格子状の溝10cvが掘られている。走査線3a、データ線6a、TFT30等の配線や素子等は、この溝10cv内に埋め込まれている。これにより、配線、素子等が存在する領域と存在しない領域との間における段差が緩和されており、最終的には段差に起因した液晶の配向不良等の画像不良を低減できる。

【0072】本実施形態では特に、溝10cvの底面には、チャネル領域1'a'及びその隣接領域に対向する位置に島状の凹部401が形成されている。このような凹部401の構成及び作用効果については遮光機能と共に図4から図6を参照して後に詳述する。

【0073】図3に示すように、TFTアレイ基板10には、画素電極9aが設けられており、その上側には、ラビング処理等の所定の配向処理が施された配向膜16が設けられている。画素電極9aは例えば、ITO(In-dium-Tin-Oxide)膜などの透明導電性膜からなる。また配向膜16は例えば、ポリイミド膜などの有機膜からなる。

【0074】他方、対向基板20には、その全面に渡って対向電極21が設けられており、その下側には、ラビング処理等の所定の配向処理が施された配向膜22が設けられている。対向電極21は例えば、ITO膜などの透明導電性膜からなる。また配向膜22は、ポリイミド膜などの有機膜からなる。

【0075】このように構成された、画素電極9aと対向電極21とが対面するように配置されたTFTアレイ基板10と対向基板20との間には、後述のシール材により囲まれた空間に電気光学物質の一例である液晶が封入され、液晶層50が形成される。液晶層50は、画素電極9aからの電界が印加されていない状態で配向膜16及び22により所定の配向状態をとる。液晶層50は、例えば一種又は数種類のネマティック液晶を混合した液晶からなる。シール材は、TFTアレイ基板10及び対向基板20をそれらの周辺で貼り合わせるための、例えば光硬化性樹脂や熱硬化性樹脂からなる接着剤であり、両基板間の距離を所定値とするためのグラスファイ

16

バー或いはガラスピーブ等のギャップ材が混入されている。

【0076】更に、画素スイッチング用TFT30の下には、下地絶縁膜12が設けられている。下地絶縁膜12は、下側遮光膜11aからTFT30を層間絶縁する機能の他、TFTアレイ基板10の全面に形成されることにより、TFTアレイ基板10の表面の研磨時における荒れや、洗浄後に残る汚れ等で画素スイッチング用TFT30の特性の劣化を防止する機能を有する。

【0077】図3において、画素スイッチング用TFT30は、LDD(Lightly Doped Drain)構造を有しており、走査線3a、当該走査線3aからの電界によりチャネルが形成される半導体層1aのチャネル領域1'a'、走査線3aと半導体層1aとを絶縁するゲート絶縁膜を含む絶縁膜2、半導体層1aの低濃度ソース領域1b及び低濃度ドレイン領域1c、半導体層1aの高濃度ソース領域1d並びに高濃度ドレイン領域1eを備えている。

【0078】走査線3a上には、高濃度ソース領域1dへ通じるコンタクトホール81及び高濃度ドレイン領域1eへ通じるコンタクトホール83が各々開孔された第1層間絶縁膜41が形成されている。

【0079】第1層間絶縁膜41上には中継層71及び容量線300が形成されており、これらの上には、コンタクトホール81及びコンタクトホール85が各々開孔された第2層間絶縁膜42が形成されている。

【0080】第2層間絶縁膜42上にはデータ線6aが形成されており、これらの上には、中継層71へ通じるコンタクトホール85が形成された第3層間絶縁膜43が形成されている。画素電極9'a'は、このように構成された第3層間絶縁膜43の上面に設けられている。

【0081】次に、図4から図6を参照して、本実施形態における基板10に掘られた第1溝の一例たる溝10cv及び第2溝の一例たる凹部401に係る構成及び遮光機能について詳述する。ここに図4は、凹部401上有る下地絶縁膜12及びこの上に配置された半導体層1aを示す部分拡大斜視図である。図5は、溝10cv及び凹部401が掘られた基板10の上面を示す部分拡大斜視図である。また、図6は、上述した実施形態の基本構成の中で、TFT30のチャネル領域1'a'の上下における上側遮光膜(容量線300及びデータ線6a)及び下側遮光膜11aによる遮光の様子を2次元的に示す図式的な擬似断面図である。尚、図6における実際の各膜や凹部の形状や配置は、3次元的であり図6に示したものより複雑となるが、ここではチャネル領域1'a'付近における入射光及び戻り光に対する、遮光の関係を図式的に示すこととする。また図6では、基板10上の積層構造の中からチャネル領域1'a'とその上下遮光膜とを抽出して、これらと入射光及び戻り光との関係を示すようにしている。

(10)

17

【0082】図4及び図5並びに前述した図2及び図3に示すように、本実施形態では特に、各半導体層1aのうち少なくともチャネル領域1a'に対向する領域において、基板10に島状の凹部401が掘られている。そして、このような凹部401は、走査線3a及びデータ線6aに沿って格子状に掘られた溝10cv内に設けられており、且つ走査線3a及びデータ線6aの交点に位置している。

【0083】本実施形態によれば、チャネル領域1a'並びにこれに隣接する低濃度ソース領域1b及び低濃度ドレイン領域1c(図3参照)は、上側から上側遮光膜たる容量線300及びデータ線6aにより覆われているので、図6に示すように、基板10に垂直な方向からの入射光L1s及び斜めの入射光L1iを含む入射光L1に対する遮光は、上側遮光膜たる容量線300及びデータ線6aにより十分に高めることができる。他方、チャネル領域1a'並びにこれに隣接する低濃度ソース領域1b及び低濃度ドレイン領域1c(図3参照)は、下側から下側遮光膜11aにより覆われているので、図6に示すように、基板10の裏面反射光や、複数の電気光学装置をライトバルブとして用いた複板式のプロジェクタにおける他の電気光学装置から出射され合成光学系を突き抜けてくる光等の、戻り光L2のうち基板10に垂直な戻り光L2に対する遮光は、下側遮光膜11aにより十分に高めることができる。

【0084】ここで図6に示すように、入射光L1及び戻り光L2Sは、基板10に対して斜め方向から入射する斜め光L1i及びL2iを夫々含んでいる。例えば、入射角が垂直から10度～15度位までずれる成分を10%程度含んでいる。

【0085】そこで、斜めの入射光L1iについては、本実施形態では、上側遮光膜たる容量線300及びデータ線6aの幅を、下側遮光膜11aの幅より夫々一回り広くすることにより、上側遮光膜の脇を抜ける斜めの入射光L1iが、基板10上に形成された下側遮光膜11aの上面で反射されて、チャネル領域1a'に至ることを未然防止している。

【0086】他方、斜めの戻り光L2iについては、本実施形態では、下側遮光膜11aの下に凹部401を設け且つその凹部401内に下側遮光膜11aを形成することにより、チャネル領域1a'を下地絶縁膜12を介して下側遮光膜401に包囲された空間内にある程度入れるようにする。これにより、上側遮光膜より幅は狭くても、下側遮光膜11aにより、チャネル領域1aに到達しようとする斜めの戻り光L2iに起因する斜めの内面反射光L3(図6中、破線で示す)の発生を防止できる。特に本実施形態では、下側遮光膜11aは、凹部401の側壁上に形成されており、下側遮光膜11aの縁部は、部分的に基板10上における凹部401の縁部に一致するように構成されている(図6参照)。従って、

18

チャネル領域1a'における遮光を広範囲に渡って良好に行なうことができると同時に、上方からの斜め光L1iが、凹部401外にある下側遮光膜部分の上面で反射して凹部401の上方空間に侵入する事態を有効に防止できる。

【0087】以上の如く、本実施形態によれば、入射光L1及び戻り光L2に対して高い遮光性能が得られる。

【0088】加えて、本実施形態によれば、溝10cv内に、層間絶縁膜等を介してTFT30、走査線3a、データ線6a、容量線300等が配置されているので、これらの存在に応じた画素電極9aの下地面たる第3層間絶縁膜43の表面における段差を緩和できる。特に、これらが重なっており基板10上における積層体の厚みが最も厚い領域に、凹部401が掘られているので、極めて効率的に段差を低減できる。この結果、当該段差に起因した液晶の配向不良を低減できる。

【0089】以上の観点から、凹部401の深さは、例えば、数百から数千nm程度とされる。係る凹部401は、基板10上に溝10cvをエッチングで形成した後に、更にエッチングで形成できるので、製造プロセスは単純で済む。そして、上側遮光膜の形成領域及び光源光の種類などに応じて、凹部401の側壁上に形成された下側遮光膜11aに到達する斜め光L2iがチャネル領域1a'から外れた方向に反射するように、凹部401の側壁に例えば45度から80度程度のテープをつけるとよい。

【0090】以上説明した実施形態では、図3に示したように多数の導電層を積層することにより、画素電極9aの下地面(即ち、第3層間絶縁膜43の表面)におけるデータ線6aや走査線3aに沿った領域に段差が生じるので、TFTアレイ基板10に溝10cv及び凹部401を掘ることで緩和しているが、これに加えて、下地絶縁膜12、第1層間絶縁膜41、第2層間絶縁膜42、第3層間絶縁膜43に溝を掘って、データ線6a等の配線やTFT30等を埋め込むことにより平坦化処理を行ってもよいし、第3層間絶縁膜43や第2層間絶縁膜42の上面の段差をCMP(Chemical Mechanical Polishing)処理等で研磨することにより、或いは有機SOG(Spin On Glass)を用いて平らに形成することにより、当該平坦化処理を行ってもよい。

【0091】更に以上説明した実施形態では、画素スイッチング用TFT30は、好ましくは図3に示したようにLDD構造を持つが、低濃度ソース領域1b及び低濃度ドレイン領域1cに不純物の打ち込みを行わないオフセット構造を持ってよいし、走査線3aの一部からなるゲート電極をマスクとして高濃度で不純物を打ち込み、自己整合的に高濃度ソース及びドレイン領域を形成するセルフアライン型のTFTであってもよい。また本実施形態では、画素スイッチング用TFT30のゲート電極を高濃度ソース領域1d及び高濃度ドレイン領域1e間

(11)

19

に1個のみ配置したシングルゲート構造としたが、これらの間に2個以上のゲート電極を配置してもよい。このようにデュアルゲート或いはトリプルゲート以上でTFTを構成すれば、チャネルとソース及びドレイン領域との接合部のリーク電流を防止でき、オフ時の電流を低減することができる。

【0092】(第2実施形態) 次に、本発明の第2実施形態の電気光学装置について図7から図11を参照して説明する。ここに、図7は、第2実施形態における、データ線、走査線、画素電極等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図である。図8は、図7のB-B'断面図である。尚、図8においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。また、図9は、第2実施形態における凹部上にある下地絶縁膜及びこの上に配置された半導体層を示す部分拡大斜視図である。図10は、溝及び凹部が掘られた基板の上面を示す部分拡大斜視図である。また、図11は、第2実施形態の基本構成の中で、TFTのチャネル領域の上下における上側遮光膜及び下側遮光膜による遮光の様子を2次元的に示す図式的な擬似断面図である。図11における実際の各膜や凹部の形状や配置は、3次元的であり図11に示したものより複雑となるが、ここではチャネル領域付近における入射光及び戻り光に対する、遮光の関係を図式的に示すこととする。また図11では、基板上の積層構造の中からチャネル領域とその上下遮光膜とを抽出して、これらと入射光及び戻り光との関係を示すようにしている。尚、第2実施形態に係る図7から図11では、第1実施形態に係る図2から図6と同様の構成要素には同様の参考符号を付し、それらの説明は省略する。

【0093】 図7から図10に示すように、第2実施形態では、第1実施形態における島状の凹部402に代えて、走査線3aに沿ったストライプ状であり且つ走査線3aが幅広とされたゲート電極部分に応じて幅広とされている凹部402が、溝10cv内に掘られている点が異なる。その他の構成は第1実施形態の場合と同様である。

【0094】 従って第2実施形態によれば、走査線3aは、例えばポリシリコン膜等の導光膜からなっていても、走査線3aのいずれかの個所に斜め光が入射し、走査線3aで導光されてチャネル領域1a'にまで至ってしまう事態を、図11に示したように、凹部402内に形成された下側遮光膜11aにより走査線3aを下方から包囲することで効果的に防止している。しかも、このように走査線3aを包囲することで遮光性能を高めることは、下側遮光膜11aの幅を広げないことに繋がるために、各画素の開口率の向上に役立つ。

【0095】(変形形態) 以上説明した実施形態には各種の変形形態が考えられる。

20

【0096】 一の変形形態としては、走査線3aに対向する領域に掘られる溝10cv或いは凹部401又は402を相対的に浅くすることにより、走査線3aに沿ったストライプ状の凸部を画素電極9aの下地面である第3層間絶縁膜43の表面に形成してもよい。これにより、走査線3a毎に画素電極9aの印加電圧の極性を反転して駆動する走査線反転駆動方式を採用する場合に、データ線方向に相隣接する画素電極9a間に生じる横電界の悪影響を、上記凸部で画素電極9aの縁を盛り上げることで該横電界が生じる領域における縦電界を強めることにより、低減できる。

【0097】 同様に、データ線6aに対向する領域に掘られる溝10cv或いは凹部401又は402を相対的に浅くすることにより、データ線6aに沿ったストライプ状の凸部を画素電極9aの下地面である第3層間絶縁膜43の表面に形成してもよい。これにより、データ線6a毎に画素電極9aの印加電圧の極性を反転して駆動するデータ線反転駆動方式を採用する場合に、走査線方向に相隣接する画素電極9a間に生じる横電界の悪影響を、上記凸部で画素電極9aの縁を盛り上げることで該横電界が生じる領域における縦電界を強めることにより、低減できる。

【0098】 他の変形形態としては、溝10cv内に凹部401又は402を掘る、即ち溝を2段階に掘るだけでなく、凹部401又は402内に更なる凹部を掘ること、即ち溝を3段階に掘ることも可能であり、より一般には、溝をn(n:2以上の自然数)段階掘ることも可能であり、基板10に対する複数回のエッチングによって画素電極9aの下地面たる第3層間絶縁膜43の表面上に所望のパターンを形成することも可能である。

【0099】 他の変形形態としては、上側遮光膜たる容量線300及びデータ線6aに代えて、対向基板20上に、少なくともチャネル領域1a'を上方から覆う他の遮光膜を設けてもよい。或いは、上側遮光膜たる容量線300及びデータ線6aに加えて、対向基板20上に、少なくともチャネル領域1a'を上方から覆う他の遮光膜を設けてもよい。後者の場合には、対向基板20上の遮光膜については、若干幅を狭くして、両基板の貼り合わせずれによる各画素の開口領域が小さくなるのを避けるのが好ましい。このような対向基板20上の遮光膜は、液晶層50、TFT30等の温度上昇を防ぐために効果的である。

【0100】(電気光学装置の全体構成) 以上のように構成された各実施形態における電気光学装置の全体構成を図12及び図13を参照して説明する。尚、図12は、TFTアレイ基板10をその上に形成された各構成要素と共に対向基板20の側から見た平面図であり、図13は、図1-2のH-H'断面図である。

【0101】 図12において、TFTアレイ基板10の上には、シール材52がその縁に沿って設けられてお

(12)

21

り、その内側に並行して、画像表示領域10aの周辺を規定する額縁としての遮光膜53が設けられている。シール材52の外側の領域には、データ線6aに画像信号を所定タイミングで供給することによりデータ線6aを駆動するデータ線駆動回路101及び外部回路接続端子102がTFTアレイ基板10の一辺に沿って設けられており、走査線3aに走査信号を所定タイミングで供給することにより走査線3aを駆動する走査線駆動回路104が、この一辺に隣接する2辺に沿って設けられている。走査線3aに供給される走査信号遅延が問題にならないのならば、走査線駆動回路104は片側だけでも良いことは言うまでもない。また、データ線駆動回路101を画像表示領域10aの辺に沿って両側に配列してもよい。更にTFTアレイ基板10の残る一辺には、画像表示領域10aの両側に設けられた走査線駆動回路104間をつなぐための複数の配線105が設けられている。また、対向基板20のコーナー部の少なくとも1箇所においては、TFTアレイ基板10と対向基板20との間で電気的に導通をとるための導通材106が設けられている。そして、図13に示すように、図12に示したシール材52とほぼ同じ輪郭を持つ対向基板20が当該シール材52によりTFTアレイ基板10に固着されている。

【0102】尚、TFTアレイ基板10上には、これらのデータ線駆動回路101、走査線駆動回路104等に加えて、複数のデータ線6aに画像信号を所定のタイミングで印加するサンプリング回路、複数のデータ線6aに所定電圧レベルのプリチャージ信号を画像信号に先行して各々供給するプリチャージ回路、製造途中や出荷時の当該電気光学装置の品質、欠陥等を検査するための検査回路等を形成してもよい。

【0103】以上図1から図13を参照して説明した実施形態では、データ線駆動回路101及び走査線駆動回路104をTFTアレイ基板10の上に設ける代わりに、例えばTAB (Tape Automated bonding) 基板上に実装された駆動用LSIに、TFTアレイ基板10の周辺部に設けられた異方性導電フィルムを介して電気的及び機械的に接続するようにしてもよい。また、対向基板20の投射光が入射する側及びTFTアレイ基板10の出射光が出射する側には各々、例えば、TN-(Twisted Nematic) モード、VA(Vertically Aligned) モード、PDLC(Polymer Dispersed Liquid Crystal) モード等の動作モードや、ノーマリーホワイトモード/ノーマリーブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光板などが所定の方向で配置される。

【0104】以上説明した実施形態における電気光学装置は、プロジェクタに適用されるため、3枚の電気光学装置がRGB用のライトバルブとして各々用いられ、各ライトバルブには各々RGB色分解用のダイクロイックミラーを介して分解された各色の光が投射光として各々

22

入射されることになる。従って、各実施形態では、対向基板20に、カラーフィルタは設けられていない。しかしながら、画素電極9aに対向する所定領域にRGBのカラーフィルタをその保護膜と共に、対向基板20上に形成してもよい。このようにすれば、プロジェクタ以外の直視型や反射型のカラー電気光学装置について、各実施形態における電気光学装置を適用できる。また、対向基板20上に1画素1個対応するようにマイクロレンズを形成してもよい。あるいは、TFTアレイ基板10上のRGBに対向する画素電極9a下にカラーレジスト等でカラーフィルタ層を形成することも可能である。このようにすれば、入射光の集光効率を向上することで、明るい電気光学装置が実現できる。更にまた、対向基板20上に、何層もの屈折率の相違する干渉層を堆積することで、光の干渉を利用して、RGB色を作り出すダイクロイックフィルタを形成してもよい。このダイクロイックフィルタ付き対向基板によれば、より明るいカラー電気光学装置が実現できる。

【0105】(電子機器の実施形態) 次に、以上詳細に説明した液晶装置をライトバルブとして用いた電子機器の一例たる投射型カラー表示装置の実施形態について図14及び図15を参照して説明する。

【0106】先ず、本実施形態の投射型カラー表示装置の回路構成について図14のブロック図を参照して説明する。尚、図14は、投射型カラー表示装置における3枚のライトバルブのうちの1枚に係る回路構成を示したものである。これら3枚のライトバルブは、基本的にどれも同じ構成を持つので、ここでは1枚の回路構成に係る部分について説明を加えるものである。但し厳密には、3枚のライトバルブでは、入力信号が夫々異なり(即ち、R用、G用、B用の信号で夫々駆動され)、更にG用のライトバルブに係る回路構成では、R用及びB用の場合と比べて、画像を反転して表示するように画像信号の順番を各フィールド又はフレーム内で逆転させるか又は水平或いは垂直走査方向を逆転させる点も異なる。

【0107】図14において、投射型カラー表示装置は、表示情報出力源1000、表示情報処理回路1002、駆動回路1004、液晶装置100、クロック発生回路1008並びに電源回路1010を備えて構成されている。表示情報出力源1000は、ROM(Read Only Memory)、RAM(Random Access Memory)、光ディスク装置などのメモリ、画像信号を同調して出力する同調回路等を含み、クロック発生回路1008からのクロック信号に基づいて、所定フォーマットの画像信号などの表示情報を表示情報処理回路1002に出力する。表示情報処理回路1002は、増幅・極性反転回路、相展開回路、ローテーション回路、-ガンマ補正回路、クリップ回路等の周知の各種処理回路を含んで構成されており、クロック信号に基づいて入力された表示情報からデ

(13)

23

ジタル信号を順次生成し、クロック信号CLKと共に駆動回路1004に出力する。駆動回路1004は、液晶装置100を駆動する。電源回路1010は、上述の各回路に所定電源を供給する。尚、液晶装置100を構成するTFTアレイ基板の上に、駆動回路1004を搭載してもよく、これに加えて表示情報処理回路1002を搭載してもよい。

【0108】次に図15を参照して、本実施形態の投射型カラー表示装置の全体構成、特に光学的な構成について説明する。ここに図15は、投射型カラー表示装置の図式的断面図である。

【0109】図15において、本実施形態における投射型カラー表示装置の一例たる液晶プロジェクタ1100は、上述した駆動回路1004がTFTアレイ基板上に搭載された液晶装置100を含む液晶モジュールを3個用意し、夫々RGB用のライトバルブ100R、100G及び100Bとして用いたプロジェクタとして構成されている。液晶プロジェクタ1100では、メタルハライドランプ等の白色光源のランプユニット1102から投射光が発せられると、3枚のミラー1106及び2枚のダイクロイックミラー1108によって、RGBの3原色に対応する光成分R、G、Bに分けられ、各色に対応するライトバルブ100R、100G及び100Bに夫々導かれる。この際特にB光は、長い光路による光損失を防ぐために、入射レンズ1122、リレーレンズ1123及び出射レンズ1124からなるリレーレンズ系1121を介して導かれる。そして、ライトバルブ100R、100G及び100Bにより夫々変調された3原色に対応する光成分は、ダイクロイックプリズム1112により再度合成された後、投射レンズ1114を介じてスクリーン1120にカラー画像として投射される。

【0110】本発明は、上述した実施形態に限られるものではなく、請求の範囲及び明細書全体から読み取れる発明の要旨或いは思想に反しない範囲で適宜変更可能であり、そのような変更を伴なう電気光学装置及び電子機器もまた本発明の技術的範囲に含まれるものである。

【図面の簡単な説明】

【図1】本発明の第1実施形態の電気光学装置における画像表示領域を構成するマトリクス状の複数の画素に設けられた各種素子、配線等の等価回路である。

【図2】第1実施形態の電気光学装置におけるデータ線、走査線、画素電極等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図である。

【図3】図2のA-A'断面図である。

【図4】第1実施形態における凹部上にある下地絶縁膜及びこの上に配置された半導体層を示す部分拡大斜視図である。

【図5】第1実施形態における溝及び凹部が形成された基板の上面を示す部分拡大斜視図である。

【図6】第1実施形態における、上下遮光膜及び基板の

24

凹部を2次元的に示す図式的な擬似断面図である。

【図7】第2実施形態の電気光学装置におけるデータ線、走査線、画素電極等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図である。

【図8】図7のB-B'断面図である。

【図9】第2実施形態における凹部上にある下地絶縁膜及びこの上に配置された半導体層を示す部分拡大斜視図である。

【図10】第2実施形態における溝及び凹部が形成された基板の上面を示す部分拡大斜視図である。

【図11】第2実施形態における、上下遮光膜及び基板の凹部を2次元的に示す図式的な擬似断面図である。

【図12】実施形態の電気光学装置におけるTFTアレイ基板をその上に形成された各構成要素と共に対向基板の側から見た平面図である。

【図13】図12のH-H'断面図である。

【図14】本発明の電子機器の実施形態である投射型カラー表示装置におけるライトバルブに係る回路構成を示したブロック図である。

【図15】本発明の電子機器の実施形態である投射型カラー表示装置の一例たるカラー液晶プロジェクタを示す図式的断面図である。

【符号の説明】

1 a …半導体層

1 a' …チャネル領域

1 b …低濃度ソース領域

1 c …低濃度ドレイン領域

1 d …高濃度ソース領域

1 e …高濃度ドレイン領域

2 …絶縁膜

3 a …走査線

6 a …データ線

9 a …画素電極

10 …TFTアレイ基板

10 c v …溝

11 a …下側遮光膜

12 …下地絶縁膜

16 …配向膜

20 …対向基板

21 …対向電極

22 …配向膜

30 …TFT

50 …液晶層

70 …蓄積容量

71 …中継層

75 …誘電体膜

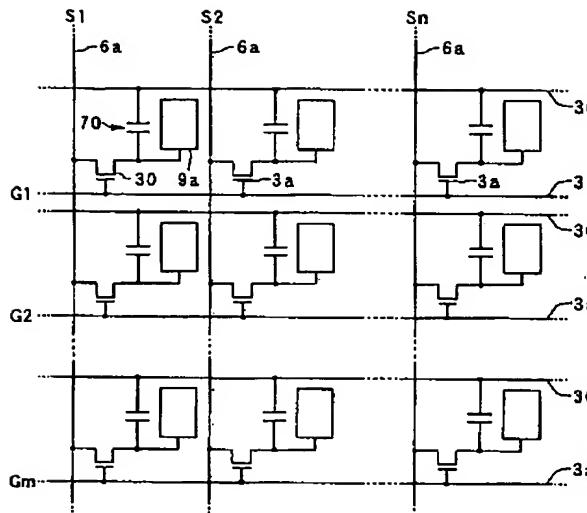
81、83、85 …コンタクトホール

300 …容量線

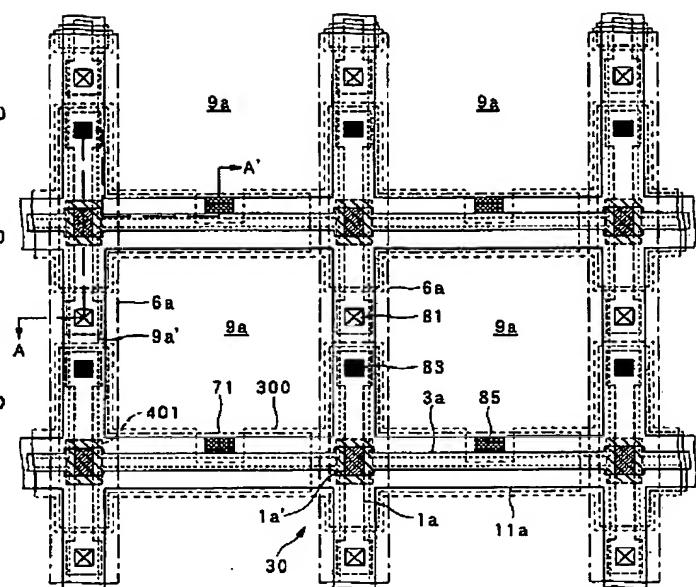
401、402 …凹部

(14)

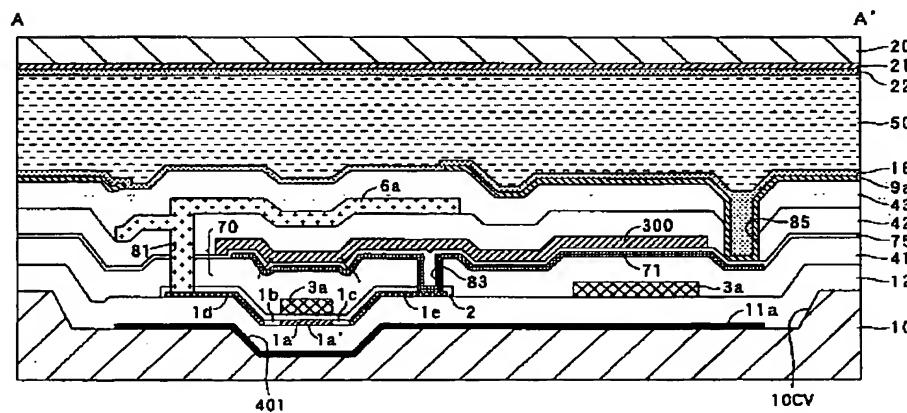
【図1】



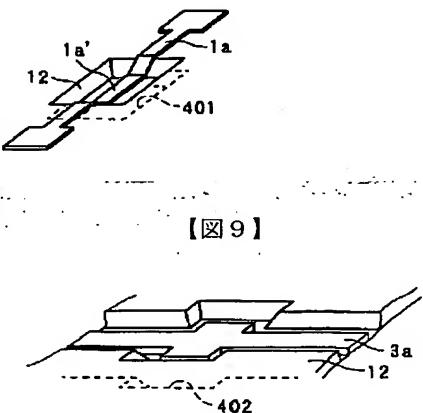
【図2】



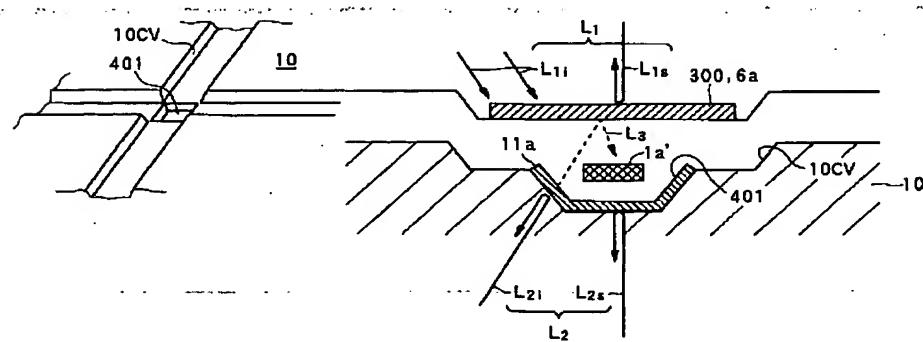
【図3】



【図4】



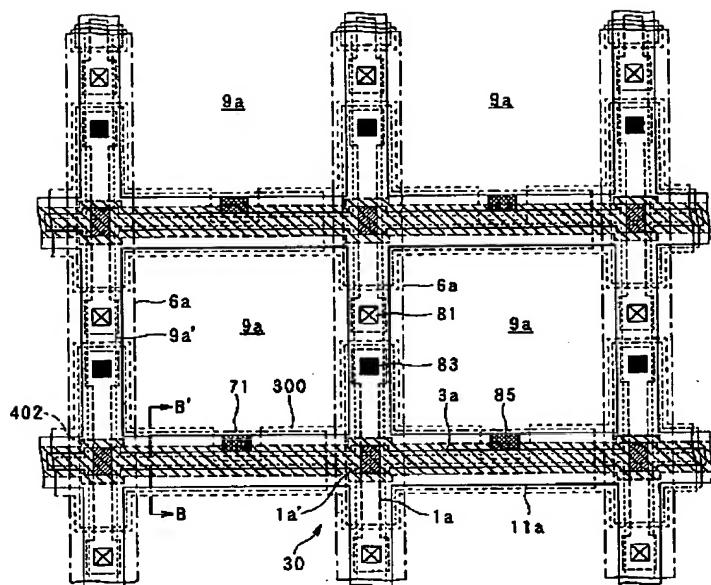
【図5】



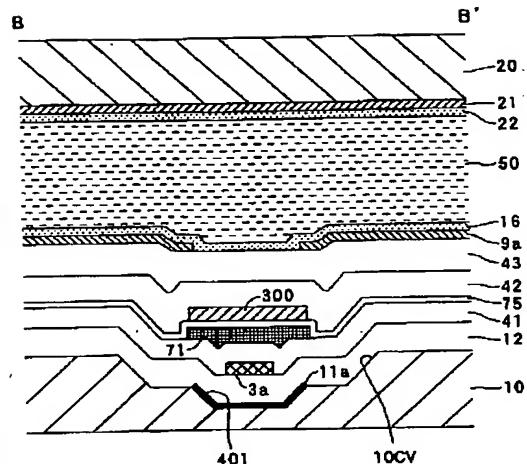
【図6】

(15)

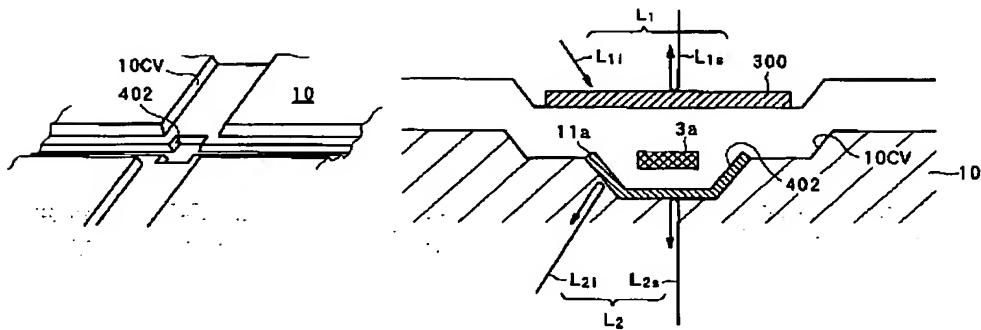
【図7】



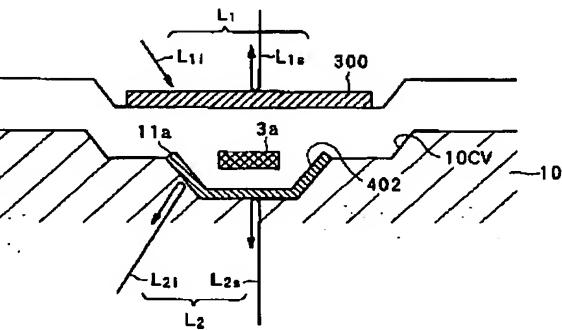
【図8】



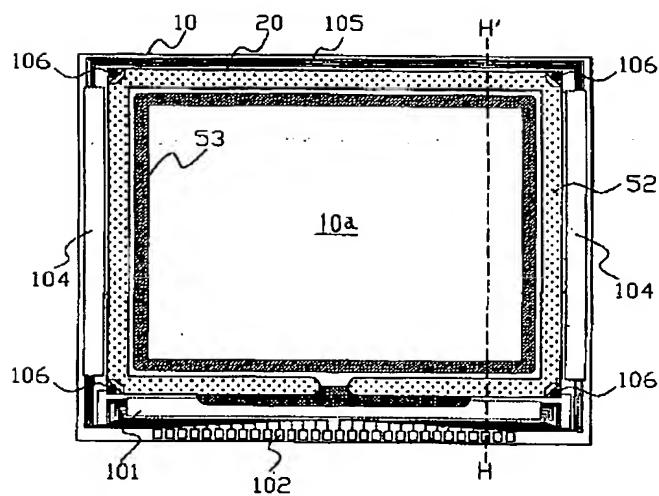
【図10】



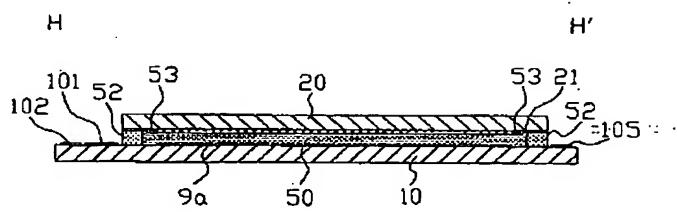
【図11】



【図12】

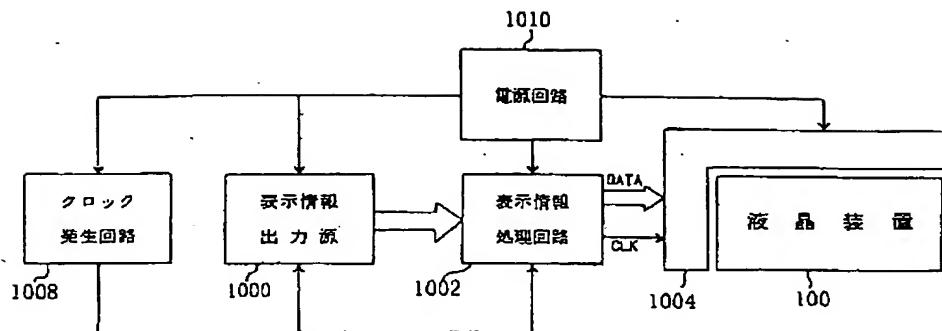


【図13】

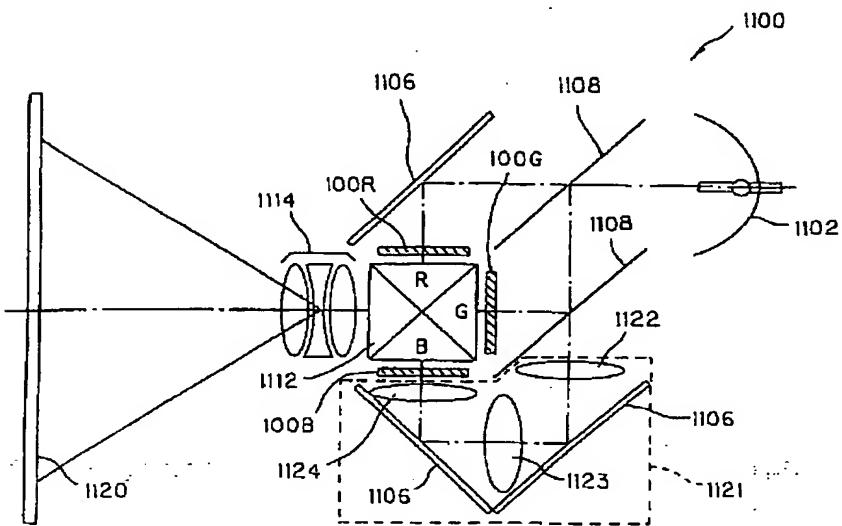


(16)

【図14】



【図15】



フロントページの続き

(51) Int. Cl. 7	識別記号	F I	テーマコード (参考)
G 09 F 9/30	3 3 0	G 09 F 9/30	3 3 0 Z
	3 3 8		3 3 8
	3 4 9		3 4 9 C
H 01 L 29/786		H 01 L 29/78	6 1 2 D
21/336			6 1 9 B
			6 2 6 C

(17)

F ターム(参考) 2H088 EA12 HA08 HA14 HA28 MA20
2H091 FA34Y FA41Z GA13 LA30
MA07
2H092 GA29 JA24 JA37 JA46 JB22
JB31 JB51 KA04 NA01 PA13
RA05
5C094 AA01 AA16 BA03 BA43 CA19
DA14 EA04 EA05 EA07 ED15
5F110 AA21 BB02 CC02 DD02 DD03
DD05 DD21 EE03 GG02 GG13
HM14 HM15 NN02 NN03 NN27
NN42 NN44 NN45 NN46 NN72
NN73

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成17年3月3日(2005.3.3)

【公開番号】特開2002-244154(P2002-244154A)

【公開日】平成14年8月28日(2002.8.28)

【出願番号】特願2001-37509(P2001-37509)

【国際特許分類第7版】

G 02 F 1/1368

G 02 F 1/13

G 02 F 1/1335

G 02 F 1/13357

G 03 B 21/00

G 09 F 9/30

H 01 L 29/786

H 01 L 21/336

【F I】

G 02 F 1/1368

G 02 F 1/13 505

G 02 F 1/1335 500

G 02 F 1/13357

G 03 B 21/00 E

G 09 F 9/30 330Z

G 09 F 9/30 338

G 09 F 9/30 349C

H 01 L 29/78 612D

H 01 L 29/78 619B

H 01 L 29/78 626C

【手続補正書】

【提出日】平成16年3月30日(2004.3.30)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】電気光学装置及び投射型表示装置

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

基板上に、

マトリクス状に配置された配線と、

前記配線の交差部に対応して配置される薄膜トランジスタ及び画素電極と、

前記薄膜トランジスタの上側に配置されており前記薄膜トランジスタの少なくともチャネル領域を上側から覆う上側遮光膜と、

前記薄膜トランジスタの下側に配置されており前記薄膜トランジスタの少なくとも前記チ

チャネル領域を下側から覆う下側遮光膜と
を備えており、

前記基板には、前記配線及び前記薄膜トランジスタに対向する領域に第1溝が掘られており、

前記基板には更に、前記第1溝内における前記チャネル領域に対向する領域に第2溝が掘られており、

前記下側遮光膜は、前記第2溝内に形成されていることを特徴とする電気光学装置。

【請求項2】

前記第2溝の側壁には、テーパが付けられていることを特徴とする請求項1に記載の電気光学装置。

【請求項3】

前記下側遮光膜の平面形状は、前記上側遮光膜の平面形状より一回り小さいことを特徴とする請求項1又は2に記載の電気光学装置。

【請求項4】

前記配線は、導光膜からなる一の配線と遮光膜からなる他の配線とを含み、
前記第2溝は、前記チャネル領域に対向する領域に加えて前記一の配線に対向する領域にも掘られていることを特徴とする請求項1から3のいずれか一項に記載の電気光学装置。

【請求項5】

前記配線は、前記薄膜トランジスタのゲート電極を含むと共に該ゲート電極の部分で幅広に形成された走査線を含み、

前記第2溝は、前記チャネル領域に対向する領域に加えて前記走査線に対向する領域にも掘られていることを特徴とする請求項1から4のいずれか一項に記載の電気光学装置。

【請求項6】

前記第2溝は、前記チャネル領域に加えて、前記半導体層における前記チャネル領域に隣接する領域に対向する領域にも掘られていることを特徴とする請求項1から5のいずれか一項に記載の電気光学装置。

【請求項7】

前記下側遮光膜は、高融点金属を含む膜からなることを特徴とする請求項1から6のいずれか一項に記載の電気光学装置。

【請求項8】

前記画素電極に接続された蓄積容量を更に備えており、
前記上側遮光膜は、少なくとも部分的に前記蓄積容量を構成する容量線或いは容量電極からなることを特徴とする請求項1から7のいずれか一項に記載の電気光学装置。

【請求項9】

前記基板に対して電気光学物質を介して対向配置された対向基板を更に備えており、前記上側遮光膜に代えて又は加えて、前記対向基板上に、少なくとも前記チャネル領域を上方から覆う他の遮光膜を備えることを特徴とする請求項1から8のいずれか一項に記載の電気光学装置。

【請求項10】

一対の第1及び第2基板間に電気光学物質が挟持されてなり、
前記第1基板上に、画素電極と、該画素電極に接続された薄膜トランジスタと、該薄膜トランジスタに接続されており第1方向に延びる第1配線と、前記薄膜トランジスタに接続されており前記第1方向に交差する第2方向に延びる第2配線とを備えており、
前記基板には、前記第1配線及び前記第2配線のうち少なくとも一方に対向する領域に第1溝が掘られており、

前記基板には更に、前記第1溝内における前記第1配線及び前記第2配線が交差する領域に島状の第2溝が掘られていることを特徴とする電気光学装置。

【請求項11】

前記第2溝は、前記第1配線及び前記第2配線が交差する領域に加えて前記第1配線又は前記第2配線に対向する領域にも掘られていることを特徴とする請求項10に記載の電気

光学装置。

【請求項 1 2】

前記薄膜トランジスタのチャネル領域は、前記第1配線及び前記第2配線が交差する領域に位置することを特徴とする請求項1_0又は1_1に記載の電気光学装置。

【請求項 1 3】

前記画素電極に接続された蓄積容量を更に備えており、

前記第1配線又は前記第2配線は、前記蓄積容量を構成する容量線を含むことを特徴とする請求項1_0から1_2のいずれか一項に記載の電気光学装置。

【請求項 1 4】

基板上に、

画素電極と、

該画素電極に接続されると共に前記画素電極の下方に積層された薄膜トランジスタと、該薄膜トランジスタに接続されると共に前記画素電極の下方に積層された配線とを備えており、

前記薄膜トランジスタ及び前記配線は相互に部分的に重なるように積層形成されており、前記基板には、前記画素電極の下地面が平坦化されるように、前記薄膜トランジスタと前記配線とが重なる領域では両者の膜厚に応じた深さの溝、及び前記配線の形成領域内で前記配線と前記薄膜トランジスタとが重ならない領域では前記配線の膜厚に応じた深さの溝を含む多数段の溝が掘られていることを特徴とする電気光学装置。

【請求項 1 5】

基板上に、

画素電極と、

該画素電極に接続されると共に前記画素電極の下方に積層された薄膜トランジスタと、該薄膜トランジスタに接続されると共に前記画素電極の下方に積層された配線とを備えており、

前記薄膜トランジスタ及び前記配線は相互に部分的に重なるように積層形成されており、前記基板には、前記画素電極の下地面が所定の平面パターンを持つ凸部を有するように、前記薄膜トランジスタの膜厚及び平面レイアウト並びに前記配線の膜厚及び平面レイアウトに応じて多数段の溝が掘られていることを特徴とする電気光学装置。

【請求項 1 6】

前記基板に対して電気光学物質を介して対向配置された対向基板と、

前記対向基板上に形成されており前記画素電極に対向する対向電極と

を更に備えており、

前記画素電極として、第1の周期で反転駆動されるための第1の画素電極群及び該第1の周期と相補の第2の周期で反転駆動されるための第2の画素電極群を含む平面配列された複数の画素電極を備えており、

前記凸部は、平面的に見て相隣接する画素電極の間隙となる領域のうち異なる画素電極群に含まれる相隣接する画素電極相互間に位置する領域部分に形成されていることを特徴とする請求項1_5に記載の電気光学装置。

【請求項 1 7】

請求項1から1_6のいずれか一項に記載の電気光学装置からなるライトバルブと、

該ライトバルブに投射光を照射する光源と、

前記ライトバルブから出射される投射光を投射する光学系と

を備えたことを特徴とする投射型表示装置。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0012

【補正方法】変更

【補正の内容】

【0012】

【課題を解決するための手段】

本発明の第1電気光学装置は上記課題を解決するために、基板上に、マトリクス状に配置された配線と、前記配線の交差部に対応して配置される薄膜トランジスタ及び画素電極と前記薄膜トランジスタの上側に配置されており前記薄膜トランジスタの少なくともチャネル領域を上側から覆う上側遮光膜と、前記薄膜トランジスタの下側に配置されており前記薄膜トランジスタの少なくとも前記チャネル領域を下側から覆う下側遮光膜とを備えており、前記基板には、前記配線及び前記薄膜トランジスタに対向する領域に第1溝が掘られており、前記基板には更に、前記第1溝内における前記チャネル領域に対向する領域に第2溝が掘られており、前記下側遮光膜は、前記第2溝内に形成されている。

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-244154

(43)Date of publication of application : 28.08.2002

(51)Int.CI.

G02F 1/1368
G02F 1/13
G02F 1/1335
G02F 1/13357
G03B 21/00
G09F 9/30
H01L 29/786
H01L 21/336

(21)Application number : 2001-037509

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 14.02.2001

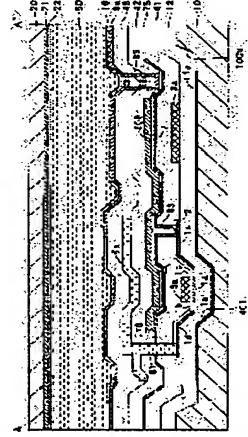
(72)Inventor : KURASHINA HISAKI

(54) ELECTRO-OPTICAL DEVICE AND ELECTRONIC APPARATUS

(57)Abstract:

PROBLEM TO BE SOLVED: To increase the light resistance in an electro-optic device, such as a liquid crystal device and to display high-quality images.

SOLUTION: The electro-optic device has pixel electrodes (9a), TFTs (30) connected to the pixels, lines (3a, 3b) connected to the TFTs, upper light-shielding layers (300, 6a) for covering at least the channel region of the TFTs from the upper side, and lower light-shielding layers (11a) for covering at least the channel region of the TFTs from the lower side, with elements being disposed on the TFT array substrate (10). The substrate is carved to form grooves (10CV) in a lattice or stripe state, in the region facing the lines and further carved to form a recessed part (401), in the region facing to the channel region in the above groove. The lower light-shielding film is formed in the recessed part.



LEGAL STATUS

[Date of request for examination] 30.03.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

*NOTICES *

JPO and NCIPI are not responsible for any
damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The thin film transistor connected to the pixel electrode and this pixel electrode on the substrate, Even if it is arranged at wiring connected to this thin film transistor, and said thin film transistor bottom and there are few said thin film transistors, a channel field A top to a wrap top light-shielding film, It is arranged at said thin film transistor bottom, and even if there are few said thin film transistors, it has the wrap bottom light-shielding film for said channel field from the bottom. To said substrate It is the electro-optic device which the field which counters said wiring and said thin film transistor is trenched [1st], and the field which counters said substrate to said channel field in said 1st Mizouchi further is trenched [2nd], and is characterized by forming said bottom light-shielding film in said 2nd Mizouchi.

[Claim 2] The electro-optic device according to claim 1 characterized by attaching the taper to the side attachment wall of said 2nd slot.

[Claim 3] Said bottom light-shielding film is an electro-optic device according to claim 2 which is formed on the base of said 2nd slot, and the side attachment wall at least, and is characterized by the edge of said bottom light-shielding film being partially in agreement with the edge of said 2nd slot on said substrate at least.

[Claim 4] The flat-surface configuration of said bottom light-shielding film is an electro-optic device given in any 1 term of claims 1-3 characterized by being somewhat smaller than the flat-surface configuration of said top light-shielding film.

[Claim 5] Said 2nd slot is an electro-optic device given in any 1 term of claims 1-4 characterized by being dug also in the field which counters said wiring of 1 in addition to the field which counters said channel field including other wiring which consists of wiring and the light-shielding film of 1 which said wiring becomes from the light guide film.

[Claim 6] Said 2nd slot is an electro-optic device given in any 1 term of claims 1-5 characterized by being dug also in the field which counters said scanning line in addition to the field which counters said channel field including the scanning line broadly formed in the part of this gate electrode while said wiring contained the gate electrode of said thin film transistor.

[Claim 7] Said 2nd slot is an electro-optic device given in any 1 term of claims 1-6 characterized by being dug also in the field which counters the field contiguous to said channel field in said semi-conductor layer in addition to said channel field.

[Claim 8] Said bottom light-shielding film is an electro-optic device given in any 1 term of claims 1-7 characterized by consisting of film containing a refractory metal.

[Claim 9] It is an electro-optic device given in any 1 term of claims 1-8 which are further equipped with the storage capacitance connected to said pixel electrode, and are characterized by said top light-shielding film consisting of the capacity line or capacity electrode which constitutes said storage capacitance partially at least.

[Claim 10] the opposite substrate by which opposite arrangement was carried out through electrooptic material to said substrate -- further -- having -- **** -- said top light-shielding film -- replacing with -- or -- in addition, an electro-optic device given in any 1 term of claims 1-9 characterized by having a

light-shielding film besides a wrap for said channel field from the upper part at least on said opposite substrate.

[Claim 11] It comes to pinch electrooptic material between the 1st and 2nd substrates of a pair. On said 1st substrate A pixel electrode, The thin film transistor connected to this pixel electrode, and the 1st wiring which is connected to this thin film transistor and prolonged in the 1st direction, It has the 2nd wiring prolonged in the 2nd direction which is connected to said thin film transistor and crosses in said 1st direction. To said substrate The electro-optic device characterized by 2nd trenching [1st] the field which counters at least one side among said 1st wiring and said 2nd wiring, and island-like trenching the field to which said 1st wiring in said 1st Mizouchi and said 2nd wiring intersect said substrate further.

[Claim 12] Said 2nd slot is an electro-optic device according to claim 11 characterized by being dug also in the field which counters said 1st wiring or said 2nd wiring in addition to the field where said 1st wiring and said 2nd wiring cross.

[Claim 13] The channel field of said thin film transistor is an electro-optic device according to claim 11 or 12 characterized by being located in the field to which said 1st wiring and said 2nd wiring cross.

[Claim 14] It is an electro-optic device given in any 1 term of claims 11-13 which are further equipped with the storage capacitance connected to said pixel electrode, and are characterized by said 1st wiring or said 2nd wiring containing the capacity line which constitutes said storage capacitance.

[Claim 15] The thin film transistor by which the laminating was carried out under said pixel electrode on the substrate while connecting with the pixel electrode and this pixel electrode, It has wiring by which the laminating was carried out under said pixel electrode while connecting with this thin film transistor. Laminating formation of said thin film transistor and said wiring is carried out so that it may lap mutually partially. To said substrate The slot of the depth corresponding to both thickness in the field with which said thin film transistor and said wiring lap so that flattening of the substrate side of said pixel electrode may be carried out, And the electro-optic device characterized by being trenched [of the a large number stage which includes the slot of the depth according to the thickness of said wiring in the field with which said wiring and said thin film transistor do not lap in the formation field of said wiring].

[Claim 16] The thin film transistor by which the laminating was carried out under said pixel electrode on the substrate while connecting with the pixel electrode and this pixel electrode, It has wiring by which the laminating was carried out under said pixel electrode while connecting with this thin film transistor. Laminating formation of said thin film transistor and said wiring is carried out so that it may lap mutually partially. To said substrate The electro-optic device characterized by trenching [of the a large number stage] the thickness and the flat-surface layout list of said thin film transistor according to the thickness and the flat-surface layout of said wiring so that it may have the heights in which the substrate side of said pixel electrode has a predetermined flat-surface pattern.

[Claim 17] The opposite substrate by which opposite arrangement was carried out through electrooptic material to said substrate, It has further the counterelectrode which is formed on said opposite substrate and counters said pixel electrode. As said pixel electrode It has two or more pixel electrodes containing the 2nd pixel electrode group to carry out a reversal drive with the 1st pixel electrode group to carry out a reversal drive with the 1st period and this 1st period, and the 2nd period of the complementation by which the flat-surface array was carried out. Said heights are electro-optic devices according to claim 16 characterized by being formed in the field part located between [which is contained in a different pixel electrode group among the fields used as the gap of the pixel electrode which sees superficially and adjoins each other / which adjoins each other] pixel electrodes.

[Claim 18] Electronic equipment characterized by having the light valve which becomes any 1 term of claims 1-17 from the electro-optic device of a publication, the light source which irradiates incident light at this light valve, and the optical system which projects the incident light by which outgoing radiation is carried out from said light valve.

*NOTICES *

JPO and NCIPI are not responsible for any
damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention belongs to the technical field of electronic equipment equipped with the electro-optic device of a active-matrix drive method, and this, and belongs to the technical field of electronic equipment equipped with the electro-optic device of a format and this which were especially equipped with the thin film transistor for pixel switching (TFT is called suitably below Thin Film Transistor:) into the laminated structure on a substrate.

[0002]

[Background of the Invention] In the electro-optic device of a TFT active-matrix drive format, if incident light is irradiated by the channel field of TFT for pixel switching established in each pixel, optical leakage current will occur in excitation by light, and the property of TFT will change. It becomes important to shade the incident light to the channel field and its boundary region of TFT especially, in the case of the electro-optic device for the light valves of a projector, since the reinforcement of incident light is high.

[0003] then, the light-shielding film which specifies the opening field of each pixel conventionally established in the opposite substrate -- or it is constituted so that the starting channel field and its boundary region may be shaded with the data line which consists of metal membranes, such as aluminum (aluminum), while passing through a TFT top. Furthermore, the light-shielding film which also becomes the location [which counters on a TFT array substrate at TFT for pixel switching], i.e., TFT, bottom from a refractory metal may be prepared. Thus, if a light-shielding film is prepared also in the TFT bottom, when the rear-face reflected light from a TFT array substrate side and two or more electro-optic devices are combined through prism etc. and it constitutes one optical system, it can prevent that return light, such as incident light which runs through prism etc., carries out incidence to TFT of the electro-optic device concerned from other electro-optic devices.

[0004] On the other hand, reversal drive methods, such as a scanning-line reversal drive method which reverses the potential polarity of liquid crystal driver voltage, for example for every scanning line, a data-line reversal drive method which reverses the potential polarity of liquid crystal driver voltage for every data line, and a dot reversal drive method which reverses the potential polarity of liquid crystal driver voltage for every dot, are developed from a viewpoint which prevents prevention of the flicker in a display image, degradation of the liquid crystal by direct-current-voltage impression, etc.

[0005]

[Problem(s) to be Solved by the Invention] However, according to the various protection-from-light techniques mentioned above, there are the following troubles.

[0006] That is, according to the technique which forms a light-shielding film on an opposite substrate and a TFT array substrate first, the protection from light to the light which looked at in three dimension, for example, has estranged considerably through a liquid crystal layer, an electrode, an interlayer insulation film, etc., and carries out incidence aslant to between both is not enough between a light-shielding film and a channel field. In the small electro-optic device used especially as a light valve of a projector, incident light is the flux of light which extracted the light from the light source with the lens,

and since it contains so that the component which carries out incidence aslant cannot be disregarded (it is the component which inclined about 15 degrees from 10 degrees from a direction perpendicular to a substrate about 10%), that the protection from light to the incident light of such slant is not enough poses a practice top problem.

[0007] Furthermore, after the light which invaded in the electro-optic device from the field without a light-shielding film is reflected by the inside of the side which faces the top face of the light-shielding film formed in the top face of a substrate, or the top face of a substrate and the inferior surface of tongue of the data line, i.e., a channel field, finally the multiple echo light in which the reflected light or this starting was further reflected by the top face of a substrate or the inside of a light-shielding film or the data line may arrive at the channel field of TFT.

[0008] It takes for attaining highly-minute-izing of an electro-optic device, or detailed-ization of a pixel pitch in order to meet a general request called high-definition-izing of a display image in recent years especially. Furthermore, that a bright image should be displayed, it takes for raising the optical reinforcement of incident light, and according to the various conventional protection-from-light techniques mentioned above, it becomes more difficult to give sufficient protection from light, and there is a trouble that a flicker etc. will arise and the grace of a display image will fall by change of the transistor characteristics of TFT.

[0009] In addition, it takes for making such various built-in light-shielding films, etc. storage capacitance, various wiring, etc. on a TFT array substrate, and the laminated structure on a TFT array substrate complicates and *****s, and a level difference comes to arise more notably in the substrate side of a pixel electrode. And such a level difference causes the malfunction of electrooptic material, such as poor orientation of liquid crystal, and has a lifting and the trouble that the grace of a beam display image will finally already fall, in a fall and the optical omission of a contrast ratio.

[0010] On the other hand, according to the various reversal drive methods mentioned above, horizontal electric field arise in the pixel inter-electrode which is driven with the potential polarity which is different from each other and which adjoins each other. On the other hand, since it is also possible to reduce the bad influence of horizontal electric field by attaching to the substrate side of a pixel electrode the heights which have a predetermined pattern according to research of an applicant for this patent, it is very convenient if the heights which have a predetermined pattern according to the easy configuration for a substrate side or the easy manufacture process of a pixel electrode can be formed. On the contrary, if the heights of such a predetermined pattern cannot be formed, when a reversal drive method is adopted, there is a trouble that the grace of a beam display image will finally already fall, by the bad influence of horizontal electric field to some extent.

[0011] This invention is made in view of an above-mentioned trouble, it excels in lightfastness, and the electro-optic device in which bright high-definition image display is possible is offered. The electro-optic device in which the image display of that the malfunction of the electrooptic material resulting from the level difference in a pixel electrode surface can be reduced and high definition is possible is offered. And let it be technical problems to offer the electro-optic device in which the image display of that the heights of a request pattern can be formed in the substrate side of a pixel electrode and high definition is possible, and to offer the electronic equipment which equipped the list with such an electro-optic device.

[0012]

[Means for Solving the Problem] In order that the 1st electro-optic device of this invention may solve the above-mentioned technical problem, on a substrate A pixel electrode, The thin film transistor connected to this pixel electrode, and wiring connected to this thin film transistor, Even if it is arranged at said thin film transistor bottom and there are few said thin film transistors, a channel field A top to a wrap top light-shielding film, It is arranged at said thin film transistor bottom, and even if there are few said thin film transistors, it has the wrap bottom light-shielding film for said channel field from the bottom. To said substrate The field which counters said wiring and said thin film transistor is trenched

[1st], the field which counters said substrate to said channel field in said 1st Mizouchi further is trenched [2nd], and said bottom light-shielding film is formed in said 2nd Mizouchi.

[0013] According to the 1st electro-optic device of this invention, the drive by the active-matrix drive method can be performed by carrying out switching control by the thin film transistor by which the pixel electrode was connected to this. And a top light-shielding film can fully raise protection from light of as opposed to [since the channel field at least is covered with the top light-shielding film from the bottom] the incident light from a direction perpendicular to a substrate of a thin film transistor. Furthermore, a bottom light-shielding film can fully raise the protection from light to return light, such as light which outgoing radiation is carried out from other electro-optic devices in the projector of the double plate type of a thin film transistor which used the rear-face reflected light of a substrate, and two or more electro-optic devices as a light valve since the channel field at least is covered with the bottom light-shielding film from the bottom, and runs through synthetic optical system. Incident light and return light contain the component (slanting light is called hereafter) which carries out incidence from across to a substrate here. Furthermore, it is reflected by the inside of the side by which this slanting light faces the top face of the bottom light-shielding film on a substrate and the inferior surface of tongue of a top light-shielding film, i.e., a thin film transistor, and a slanting internal reflection light is generated in the electro-optic device concerned. Furthermore, the internal reflection light of such slant is reflected by other interfaces in the electro-optic device concerned again, and a slanting multiple echo light is generated.

[0014] However, it is embedded partially [a channel field] at least among thin film transistors through the interlayer insulation film etc. at the 2nd Mizouchi who is embedded partially [wiring and a thin film transistor] at least through the interlayer insulation film etc. at the 1st Mizouchi currently dug, for example in the shape of the shape of a stripe, and a grid etc. by the substrate in the 1st electro-optic device of this invention, and was moreover further dug by this 1st Mizouchi. And since the bottom light-shielding film is formed in this 2nd Mizouchi, a channel field will be surrounded by the bottom light-shielding film from the bottom. For example, if the 2nd slot is made sufficiently deep, a channel field can also be embedded at the 2nd Mizouchi covered by the bottom light-shielding film. Therefore, according to the degree surrounded from the bottom by the 2nd Mizouchi's bottom light-shielding film, in case a slanting return light, and a slanting internal reflection light and the multiple echo light like **** mainly go to the bottom from the bottom on a substrate in near a channel field, it can shade, and the component which finally arrives at a channel field among such slanting light can be reduced. Consequently, a display of a high-definition image is attained by the thin film transistor which has good transistor characteristics, and it becomes advantageous in case a bright image is especially displayed using the incident light of optical high reinforcement.

[0015] In addition, since wiring and a thin film transistor are arranged through the interlayer insulation film etc. at the 1st Mizouchi dug in the substrate the shape of a stripe, in the shape of a grid, etc., for example along with wiring according to the 1st electro-optic device of this invention, it also becomes possible to ease the level difference in the substrate side of the pixel electrode according to these wiring and existence of a thin film transistor. Consequently, the malfunction of electrooptic material, such as poor orientation of the liquid crystal resulting from the level difference concerned, can be reduced, and a display of a high-definition image is attained.

[0016] In addition, some wiring may serve as a top light-shielding film in the 1st electro-optic device of this invention.

[0017] The taper is attached to the side attachment wall of said 2nd slot in one mode of the 1st electro-optic device of this invention.

[0018] According to this mode, it becomes possible to go across the protection from light to the slanting light in the channel field located in that upper part broadly, and to perform it good by the bottom light-shielding film formed in the 2nd Mizouchi to whom the taper of 45 to about 80 degrees was attached, for example.

[0019] Said bottom light-shielding film is formed on the base of said 2nd slot, and the side attachment wall at least, and it may constitute the edge of said bottom light-shielding film from this mode so that it may be partially in agreement with the edge of said 2nd slot on said substrate at least.

[0020] Thus, if constituted, by the bottom light-shielding film formed on the base of the 2nd slot, and the side attachment wall, it can go across the protection from light in a channel field broadly, and it can be performed good. In addition, at the edge of the bottom light-shielding film which was in agreement with the edge of the 2nd slot, the situation where the incident light containing the slanting light from the upper part reflects on the top face for the bottom light-shielding film part outside the 2nd slot, and invades into the headroom of the 2nd slot can be prevented. That is, the protection-from-light engine performance to a channel field can be improved.

[0021] In other modes of the 1st electro-optic device of this invention, the flat-surface configuration of said bottom light-shielding film is somewhat smaller than the flat-surface configuration of said top light-shielding film.

[0022] According to this mode, the situation where the slanting light which escapes from the side of a top light-shielding film, and carries out incidence from the upper part reflects on the top face of a bottom light-shielding film, and invades into the headroom of the 2nd slot can be prevented. That is, the protection-from-light engine performance to a channel field can be improved.

[0023] In other modes of the 1st electro-optic device of this invention, the field which counters said wiring of 1 in addition to the field which counters said channel field is also trenched [said / 2nd] including other wiring which consists of wiring and the light-shielding film of 1 which said wiring becomes from the light guide film.

[0024] According to this mode, since it consists of light guide film, such as for example, polish recon film, if slanting light carries out incidence to one part of the wiring of 1, the light guide of this is carried out with wiring of 1, and it may keep wiring of 1 even in a channel field very much. However, the field which counters wiring of 1 in addition to the field which counters a channel field is also trenched [2nd] later on by wiring of 1 in the shape of a stripe. For this reason, possibility that slanting light will carry out incidence of the wiring of 1 which consists of light guide film to the wiring concerned of 1 by surrounding from a lower part by the bottom light-shielding film formed in the 2nd film can be reduced.

[0025] In other modes of the 1st electro-optic device of this invention, the field which counters said scanning line in addition to the field which counters said channel field is also trenched [said / 2nd] including the scanning line broadly formed in the part of this gate electrode while said wiring contained the gate electrode of said thin film transistor.

[0026] According to this mode, wiring may be kept very much even in the channel field to which the light guide of this is carried out with the scanning line, and it counters a gate electrode, if slanting light carries out incidence to one part of the scanning lines when the scanning line is constituted from polish recon film which fitted the gate electrode, for example, since the scanning line containing a gate electrode is included. However, the field which counters the scanning line is also trenched [2nd], and it is trenched so that it may have a flat-surface configuration corresponding to the scanning line moreover broadly formed in the part of a gate electrode. For this reason, slanting light carries out incidence of the scanning line to the scanning line concerned including a gate electrode section by surrounding from a lower part by the bottom light-shielding film formed in the 2nd film, and possibility of resulting in the part of that gate electrode can be reduced.

[0027] in addition, above-mentioned voice -- having extended the formation field of a bottom light-shielding film simply, although it is thought that what is necessary is just to extend the formation field of a bottom light-shielding film in order to raise the protection-from-light engine performance to the slanting light from the lower part in wiring or the scanning line of 1 which consists of light guide film so that like -- if -- the trouble that it becomes difficult fundamentally to raise the numerical aperture of each pixel arises in order raise the brightness of a display image. Furthermore, in having extended the formation field of a bottom light-shielding film recklessly, when taking the example by the internal

reflection resulting from slanting light and multiple echo light occurring by existence of a bottom light-shielding film, there is also a trouble with difficult solution of causing increase of such an internal reflection light or multiple echo light. Therefore, the mode of the 1st electro-optic device of this invention mentioned above is very advantageous.

[0028] In addition to said channel field, in other modes of the 1st electro-optic device of this invention, the field which counters the field contiguous to said channel field in said semi-conductor layer is also trenched [said / 2nd].

[0029] According to this mode, in addition to a channel field, the protection-from-light engine performance in the field which counters the field contiguous to channel fields, such as a LDD (Lightly Doped Drain) field and an offset field, also improves. For this reason, a display of a high-definition image is attained by the thin film transistor which has good transistor characteristics, and it becomes advantageous in case a bright image is especially displayed using the incident light of optical high reinforcement.

[0030] Said bottom light-shielding film consists of film containing a refractory metal in other modes of the 1st electro-optic device of this invention.

[0031] According to this mode, the bottom protection-from-light layer which consists of film containing a refractory metal can perform protection from light in the thin film transistor bottom good. As film containing a refractory metal, the metal simple substance containing at least one of refractory metals, such as Ti (titanium), Cr (chromium), W (tungsten), Ta (tantalum), Mo (molybdenum), and Pb (lead), an alloy, metal silicide, a polysilicon side, the thing that carried out the laminating of these are mentioned, for example.

[0032] In other modes of the 1st electro-optic device of this invention, it has further the storage capacitance connected to said pixel electrode, and said top light-shielding film consists of the capacity line or capacity electrode which constitutes said storage capacitance partially at least.

[0033] According to this mode, since a part of top light-shielding film [at least] consists of the capacity line or capacity electrode which consists of film containing a refractory metal, it can attain simplification of the laminated structure on a substrate, and a manufacture process.

[0034] In addition, a part of top light-shielding film may consist of the data line which consists for example, of aluminum film etc., and it may consist of a middle conductive layer which carries out trunk connection of a thin film transistor and the pixel electrode.

[0035] In other modes of the 1st electro-optic device of this invention, it has further the opposite substrate by which opposite arrangement was carried out through electrooptic material to said substrate, and, in addition, said top light-shielding film is replaced with or equipped with a light-shielding film besides a wrap for said channel field from the upper part at least on said opposite substrate.

[0036] According to this mode, at least, in addition to a top light-shielding film, a channel field is replaced with from the bottom, and since it is covered with other light-shielding films of a thin film transistor formed on the opposite substrate, protection from light to the incident light from the top in a channel field can be performed.

[0037] In order that the 2nd electro-optic device of this invention may solve the above-mentioned technical problem, it comes to pinch electrooptic material between the 1st and 2nd substrates of a pair. On said 1st substrate A pixel electrode, The thin film transistor connected to this pixel electrode, and the 1st wiring which is connected to this thin film transistor and prolonged in the 1st direction, It has the 2nd wiring prolonged in the 2nd direction which is connected to said thin film transistor and crosses in said 1st direction. To said substrate The field which counters at least one side among said 1st wiring and said 2nd wiring is trenched [1st], and the field to which said 1st wiring in said 1st Mizouchi and said 2nd wiring intersect said substrate further is island-like trenched [2nd].

[0038] According to the 2nd electro-optic device of this invention, the drive by the active-matrix drive method can be performed by carrying out switching control by the thin film transistor by which the pixel electrode was connected to this. Through an interlayer insulation film etc., wiring is embedded partially

at least at the 1st Mizouchi especially dug in the substrate the shape of a stripe, in the shape of a grid, etc. along with wiring, and he requires it here. Therefore, only the part embedding wiring can reduce the level difference in the substrate side of a pixel electrode, and the malfunction of electrooptic material, such as poor orientation of the liquid crystal resulting from the level difference concerned, can be reduced. And the wiring part which carries out a phase crossover through an interlayer insulation film etc. is embedded partially at least at the 2nd Mizouchi further dug by this 1st Mizouchi. That is, the thickness of two wiring is added together because wiring crosses, and in the field in which the level difference in the substrate side of a pixel electrode becomes local very large, since two steps are trenched deeply, a level difference can be reduced. Follow. The malfunction of electrooptic material, such as poor orientation of the liquid crystal resulting from the level difference concerned, can be reduced, and, finally a display of a high-definition image is attained.

[0039] In one mode of the 2nd electro-optic device of this invention, the field which counters said 1st wiring or said 2nd wiring in addition to the field where said 1st wiring and said 2nd wiring cross is also trenched [said / 2nd].

[0040] According to this mode, not only the crossing field but the field which counters one side among the 1st and 2nd wiring is trenched [2nd]. For example, the 2nd slot is seen superficially and it is trenched the shape of a stripe, and in the shape of a grid along with wiring. On the other hand, the field which counters another side among the 1st and 2nd wiring is trenched [1st]. Therefore, the height of the substrate side of the pixel electrode which is above another side among the 1st and 2nd wiring can be made higher than the height of the substrate side of the pixel electrode which is in one upper part among the 1st and 2nd wiring. That is, formation of heights is attained by the existence of a slot in the substrate side of the pixel electrode which is above another side among the 1st and 2nd wiring. It also becomes possible to reduce the bad influence of the horizontal electric field in these various reversal drive methods mentioned above using such heights. And such heights can be formed comparatively easily by the existence of the 1st slot in a substrate, or the 2nd slot.

[0041] In other modes of the 2nd electro-optic device of this invention, the channel field of said thin film transistor is located in the field to which said 1st wiring and said 2nd wiring cross.

[0042] According to this mode, the semi-conductor layer which constitutes a channel field has put on the 1st and 2nd wiring list, and the thickness of the layered product on a substrate is thick locally in this field. However, for a 2nd trenching [by the 1st Mizouchi] reason, in this field, the level difference of the substrate side of the pixel electrode in this field can be reduced.

[0043] In other modes of the 2nd electro-optic device of this invention, it has further the storage capacitance connected to said pixel electrode, and said 1st wiring or said 2nd wiring contains the capacity line which constitutes said storage capacitance.

[0044] According to this mode, since the 1st or 2nd wiring contains the capacity line which consists of film containing a refractory metal, it can attain simplification of the laminated structure on a substrate, and a manufacture process.

[0045] In addition, wiring may also contain the scanning line which consists for example, of polish recon film, the data line which consists of aluminum film.

[0046] In order that the 3rd electro-optic device of this invention may solve the above-mentioned technical problem, on a substrate A pixel electrode, The thin film transistor by which the laminating was carried out under said pixel electrode while connecting with this pixel electrode. It has wiring by which the laminating was carried out under said pixel electrode while connecting with this thin film transistor. Laminating formation of said thin film transistor and said wiring is carried out so that it may lap mutually partially. To said substrate The slot of the depth corresponding to both thickness in the field with which said thin film transistor and said wiring lap so that flattening of the substrate side of said pixel electrode may be carried out, And it is trenched [of the a large number stage including the slot of the depth according to the thickness of said wiring] in the field with which said wiring and said thin film transistor do not lap in the formation field of said wiring.

[0047] According to the 3rd electro-optic device of this invention, the drive by the active-matrix drive method can be performed by carrying out switching control by the thin film transistor by which the pixel electrode was connected to this. Although laminating formation especially of a thin film transistor and wiring is carried out here so that it may lap mutually partially The slot of the depth corresponding to both thickness in the field in which a thin film transistor and wiring lap with a substrate, And it is trenched [of the a large number stage which includes the slot of the depth according to the thickness of wiring in the field with which wiring and a thin film transistor do not lap] in the formation field of wiring, and, thereby, flattening of the substrate side of a pixel electrode is carried out. Therefore, the malfunction of electrooptic material, such as poor orientation of the liquid crystal resulting from the level difference in the substrate side of a pixel electrode, can be reduced, and, finally a display of a high-definition image is attained.

[0048] In order that the 4th electro-optic device of this invention may solve the above-mentioned technical problem, on a substrate A pixel electrode, The thin film transistor by which the laminating was carried out under said pixel electrode while connecting with this pixel electrode, It has wiring by which the laminating was carried out under said pixel electrode while connecting with this thin film transistor. Laminating formation of said thin film transistor and said wiring is carried out so that it may lap mutually partially. To said substrate The thickness and the flat-surface layout list of said thin film transistor are trenched [of the a large number stage] according to the thickness and the flat-surface layout of said wiring so that it may have the heights in which the substrate side of said pixel electrode has a predetermined flat-surface pattern.

[0049] According to the 4th electro-optic device of this invention, the drive by the active-matrix drive method can be performed by carrying out switching control by the thin film transistor by which the pixel electrode was connected to this. Although laminating formation especially of a thin film transistor and wiring is carried out here so that it may lap mutually partially, the thickness and the flat-surface layout list of a thin film transistor are trenched [of the a large number stage] by the substrate according to the thickness and the flat-surface layout of wiring, and this has in it the heights in which the substrate side of a pixel electrode has a predetermined flat-surface pattern. That is, heights with the flat-surface pattern which reduces the bad influence of the horizontal electric field in the various reversal drive methods mentioned above, for example by the slot of an a large number stage can be formed comparatively easily. Thus, by trenching [of an a large number stage], the malfunction of electrooptic material, such as poor orientation of the liquid crystal resulting from the level difference in the substrate side of a pixel electrode, can be reduced, and, finally a display of a high-definition image is attained.

[0050] The opposite substrate by which opposite arrangement was carried out through electrooptic material in one mode of the 4th electro-optic device of this invention to said substrate, It has further the counterelectrode which is formed on said opposite substrate and counters said pixel electrode. As said pixel electrode It has two or more pixel electrodes containing the 2nd pixel electrode group to carry out a reversal drive with the 1st pixel electrode group to carry out a reversal drive with the 1st period and this 1st period, and the 2nd period of the complementation by which the flat-surface array was carried out. Said heights are formed in the field part located between [which is contained in a different pixel electrode group among the fields used as the gap of the pixel electrode which sees superficially and adjoins each other / which adjoins each other] pixel electrodes.

[0051] According to this mode, an electrical potential difference is impressed to each pixel electrode by reversal drive methods, such as a scanning-line reversal drive method mentioned above, a data-line reversal drive method, and a dot reversal method. Here, since heights are prepared in the gap field which horizontal electric field generate, the vertical electric field between a pixel electrode and a counterelectrode can be relatively strengthened by bringing the edge of the pixel electrode in the field which generates the horizontal electric field concerned close to a counterelectrode. Consequently, the poor orientation of electrooptic material, such as poor orientation of the bad influence slack liquid crystal by horizontal electric field, can be reduced.

[0052] The electronic equipment of this invention is equipped with the light valve which consists of any one of the 1st to 4th electro-optic devices (however, the various modes are also included) of this invention mentioned above, the light source which irradiates incident light at this light valve, and the optical system which projects the incident light by which outgoing radiation is carried out from said light valve in order to solve the above-mentioned technical problem.

[0053] According to the electronic equipment of this invention, it is projected on the incident light by which incident light is irradiated by the light valve from the light source, and outgoing radiation is carried out from a light valve by the screen etc. according to optical system. Under the present circumstances, since the light valve concerned consists of an electro-optic device of this invention mentioned above, even if it raises projection high intensity, it can carry out switching control of the pixel electrode good by the thin film transistor by which optical leakage current was reduced with the protection-from-light engine performance which was excellent like the above-mentioned. Or light can be modulated with the light valve which consists of an electro-optic device with which the malfunction of electrooptic material, such as poor orientation of liquid crystal, was reduced. Consequently, finally a display of a high-definition image is attained.

[0054] Such an operation and other gains of this invention are made clear from the gestalt of the operation explained below.

[0055]

[Embodiment of the Invention] Hereafter, the operation gestalt of this invention is explained based on a drawing. The following operation gestalten apply the electro-optic device of this invention to liquid crystal equipment.

[0056] (The 1st operation gestalt) The configuration in the pixel section of the electro-optic device in the operation gestalt of this invention is first explained with reference to drawing 3 from drawing 1 R> 1. Drawing 1 is equal circuits, such as various components in two or more pixels formed in the shape of [which constitutes the image display field of an electro-optic device] a matrix, and wiring. Drawing 2 is a top view of two or more pixel groups where the TFT array substrate with which the data line, the scanning line, a pixel electrode, etc. were formed adjoins each other. Drawing 3 is the A-A' sectional view of drawing 2. In addition, in order to make each class and each part material into the magnitude of extent which can be recognized on a drawing, scales are made to have differed for each class or every each part material in drawing 3.

[0057] In drawing 1, TFT30 for carrying out switching control of pixel electrode 9a and the pixel electrode 9a concerned, respectively is formed in two or more pixels formed in the shape of [which constitutes the image display field of the electro-optic device in this operation gestalt] a matrix, and data-line 6a to which a picture signal is supplied is electrically connected to the source concerned of TFT30. The picture signals S1, S2, --, Sn written in data-line 6a may be supplied to line sequential, and you may make it supply them to this order for every group to two or more data-line 6a which adjoin each other. Moreover, scanning-line 3a is electrically connected to the gate of TFT30, and it consists of predetermined timing so that the scan signals G1, G2, --, Gm may be impressed to scanning-line 3a in pulse line sequential at this order. It connects with the drain of TFT30 electrically, and pixel electrode 9a writes in the picture signals S1, S2, --, Sn supplied from data-line 6a in TFT30 which is a switching element when only a fixed period closes the switch to predetermined timing. Fixed period maintenance of the picture signals S1, S2, --, Sn of the predetermined level written in the liquid crystal as an example of electrooptic material through pixel electrode 9a is carried out between the counterelectrodes (it mentions later) formed in the opposite substrate (it mentions later). When the orientation and order of molecular association change with the voltage levels impressed, liquid crystal modulates light and enables a gradation display. The transmission to incident light decreases according to the electrical potential difference impressed in the unit of each pixel when it was in no MARI White mode, if it is in NOMA reeve rack mode, the transmission to incident light will be increased according to the electrical potential difference impressed in the unit of each pixel, and light with the contrast

according to a picture signal will carry out outgoing radiation from an electro-optic device as a whole. Here, in order to prevent the held picture signal leaking, storage capacitance 70 is added to the liquid crystal capacity and juxtaposition which are formed between pixel electrode 9a and a counterelectrode. [0058] In drawing 2, on the TFT array substrate of an electro-optic device, two or more transparent pixel electrode 9a (the profile is shown by dotted-line section 9a') is prepared in the shape of a matrix, and data-line 6a and scanning-line 3a are prepared respectively along the boundary of pixel electrode 9a in every direction.

[0059] Moreover, scanning-line 3a is arranged so that channel field 1a' shown in the fine slash field of a Fig. Nakamigi riser among semi-conductor layer 1a may be countered, and scanning-line 3a functions as a gate electrode. With this operation gestalt, especially scanning-line 3a is broadly formed in the part used as the gate electrode concerned. Thus, TFT30 for pixel switching by which opposite arrangement of the scanning-line 3a was carried out as a gate electrode is formed in the crossing part of scanning-line 3a and data-line 6a at channel field 1a', respectively.

[0060] As shown in drawing 2 and drawing 3, the capacity line 300 is formed on scanning-line 3a. The capacity line 300 comes to contain the lobe projected under drawing 2 Nakagami along with data-line 6a from the main track section which sees superficially and is prolonged in the shape of a stripe along with scanning-line 3a, and scanning-line 3a and this main track section in the intersection of the data line 6. The capacity line 300 consists of metal silicide film containing a refractory metal etc. However, the capacity line 300 may be constituted so that the 1st film which consists of conductive polish recon film etc., and the 2nd film which consists of metal silicide film containing a refractory metal etc. may have the multilayer structure by which the laminating was carried out. The capacity line 300 has a function as a fixed potential side capacity electrode of the storage capacitance 70 besides the function of capacity line original, and has further a function as a top light-shielding film which shades TFT30 from incident light in a TFT30 top.

[0061] On the other hand, to the capacity line 300, the junction layer 71 by which opposite arrangement is carried out through a dielectric film 75 has a function as a pixel potential side capacity electrode of storage capacitance 70, and has further a function as a middle conductive layer which carries out trunk connection of pixel electrode 9a and the high concentration drain field 1e of TFT30.

[0062] Thus, with this operation gestalt, storage capacitance 70 is built by carrying out opposite arrangement of the junction layer 71 as a pixel potential side capacity electrode connected to high concentration drain field 1e of TFT30, and pixel electrode 9a, and a part of capacity line 300 as a fixed potential side capacity electrode through a dielectric film 75.

[0063] And it sees superficially to the TFT30 up side on the TFT array substrate 10, the grid-like top light-shielding film is constituted, and by data-line 6a prolonged, respectively and the capacity line 300 prolonged in the longitudinal direction in drawing 2, respectively carrying out a phase crossover, and forming it in the lengthwise direction in drawing 2 has prescribed the opening field which is each pixel.

[0064] On the other hand, bottom light-shielding film 11a is prepared in the TFT30 bottom on the TFT array substrate 10 in the shape of a grid.

[0065] The capacity line 300 and bottom light-shielding film 11a which constitute an example of these top light-shielding films consist of the metal simple substance containing at least one of refractory metals, such as Ti, Cr, W, Ta, Mo, and Pb, an alloy, metal silicide, a polysilicon side, a thing that carried out the laminating of these, respectively.

[0066] Moreover, in drawing 3, the dielectric film 75 arranged between the junction layer 71 as a capacity electrode and the capacity line 300 consists of silicon oxide film, such as comparatively thin HTO film of about 5–200nm of thickness, and LTO film, or a silicon nitride film. As long as membranous dependability is fully acquired from a viewpoint which increases storage capacitance 70, a dielectric film 75 is so good that it is thin.

[0067] As shown in drawing 2 and drawing 3, pixel electrode 9a is electrically connected to high concentration drain field 1e among semi-conductor layer 1a through contact holes 83 and 85 by relaying

the junction layer 71. Thus, if the junction layer 71 is used as a junction layer, even if the distance between layers is long to about 2000nm, between both is comparatively connectable good in two or more in-series contact holes of a minor diameter, avoiding the technical difficulty which connects between both in one contact hole, it becomes possible [raising a pixel numerical aperture], etching at the time of contact hole puncturing runs, and it is useful also to prevention.

[0068] On the other hand, data-line 6a is electrically connected to 1d of high concentration source fields through the contact hole 81 among semi-conductor layer 1a which consists of polish recon film. In addition, it is also possible to carry out trunk connection of data-line 6a and the high concentration source field 1a by the junction layer.

[0069] It is installed in the perimeter from the image display field where pixel electrode 9a has been arranged, it connects with the constant source of potential electrically, and let the capacity line 300 be fixed potential. The constant source of potential of a positive supply or a negative supply supplied to the data-line drive circuit (it mentions later) which controls the sampling circuit which supplies the scanning-line drive circuit (it mentions later) and picture signal for supplying the scan signal for driving TFT30 to scanning-line 3a as a starting constant source of potential to data-line 6a is sufficient, and the constant potential supplied to the counterelectrode 21 of the opposite substrate 20 is also available. Furthermore, in order to avoid that the potential fluctuation does a bad influence to TFT30 also about bottom light-shielding film 11a, it is good to install in the perimeter from an image display field, and to connect with the constant source of potential like the capacity line 300.

[0070] The electro-optic device is equipped with the transparent TFT array substrate 10 and the transparent opposite substrate 20 by which opposite arrangement is carried out at this in drawing 2 and drawing 3. The TFT array substrate 10 consists of for example, a quartz substrate, a glass substrate, and a silicon substrate, and the opposite substrate 20 consists of a glass substrate or a quartz substrate.

[0071] Although omitted in drawing 2 by the TFT array substrate 10, as shown in drawing 3, it sees to it superficially and slot 10cv of the shape of a somewhat larger grid than a bottom light-shielding film is dug in it. Wiring, a component, etc. of scanning-line 3a, data-line 6a, and TFT30 grade are embedded in this slot 10cv. The level difference between the field where wiring, a component, etc. exist, and the field not existing is eased by this, and a poor image, such as poor orientation of the liquid crystal which finally originated in the level difference, can be reduced.

[0072] The island-like crevice 401 is formed in the location which counters the base of slot 10cv to channel field 1a' and its adjoining field especially with this operation gestalt. The configuration and the operation effectiveness of such a crevice 401 are behind explained in full detail with reference to drawing 6 from drawing 4 with a protection-from-light function.

[0073] As shown in drawing 3, pixel electrode 9a is prepared in the TFT array substrate 10, and the orientation film 16 with which predetermined orientation processing of rubbing processing etc. was performed is formed in the bottom. Pixel electrode 9a consists of transparent conductive film, such as for example, ITO (Indium Tin Oxide) film. Moreover, the orientation film 16 consists of organic film, such as for example, polyimide film.

[0074] On the other hand, it crosses to the opposite substrate 20 all over the, the counterelectrode 21 is formed, and the orientation film 22 with which predetermined orientation processing of rubbing processing etc. was performed is formed in the bottom. A counterelectrode 21 consists of transparent conductive film, such as for example, ITO film. Moreover, the orientation film 22 consists of organic film, such as polyimide film.

[0075] Thus, between the TFT array substrates 10 and the opposite substrates 20 which have been arranged so that pixel electrode 9a and the counterelectrode 21 which were constituted may meet, the liquid crystal which is an example of electrooptic material is enclosed with the space surrounded by the below-mentioned sealant, and the liquid crystal layer 50 is formed. The liquid crystal layer 50 takes a predetermined orientation condition with the orientation film 16 and 22 in the condition that the electric

field from pixel electrode 9a are not impressed. The liquid crystal layer 50 consists of liquid crystal which mixed the pneumatic liquid crystal of a kind or some kinds. It is the adhesives which consist of a photo-setting resin or thermosetting resin in order that a sealant may stick the TFT array substrate 10 and the opposite substrate 20 around those, and gap material, such as glass fiber for making distance between both substrates into a predetermined value or a glass bead, is mixed.

[0076] Furthermore, the substrate insulator layer 12 is formed in the bottom of TFT30 for pixel switching. The substrate insulator layer 12 has the function to prevent degradation of the property of TFT30 for pixel switching with the dry area at the time of polish of the front face of the TFT array substrate 10, the dirt which remains after washing, by being formed all over the TFT array substrate 10 besides the function which carries out layer insulation of TFT30 from bottom light-shielding film 11a.

[0077] In drawing 3 TFT30 for pixel switching It has LDD (Lightly Doped Drain) structure. Channel field 1a' of semi-conductor layer 1a in which a channel is formed of the electric field from scanning-line 3a and concerned scanning-line 3a, 1d list of high concentration source fields of low concentration source field 1b and low concentration drain field 1c of the insulator layer 2 containing the gate dielectric film with which scanning-line 3a and semi-conductor layer 1a are insulated, and semi-conductor layer 1a, and semi-conductor layer 1a is equipped with high concentration drain field 1e.

[0078] On scanning-line 3a, the 1st interlayer insulation film 41 with which the contact hole 83 which leads to the contact hole 81 and high concentration drain field 1e which lead to 1d of high concentration source fields was punctured respectively is formed.

[0079] On the 1st interlayer insulation film 41, the junction layer 71 and the capacity line 300 are formed, and the 2nd interlayer insulation film 42 with which the contact hole 81 and the contact hole 85 were punctured respectively is formed on these.

[0080] Data-line 6a is formed on the 2nd interlayer insulation film 42, and the 3rd interlayer insulation film 43 with which the contact hole 85 which leads to the junction layer 71 was formed is formed on these. Pixel electrode 9a is prepared in the top face of the 3rd interlayer insulation film 43 constituted in this way.

[0081] Next, the configuration and protection-from-light function concerning example slack slot 10cv of the 1st slot the substrate 10 in this operation gestalt was trenched with reference to drawing 6 from drawing 4 , and an example slack crevice 401 of the 2nd slot are explained in full detail. It is the partial expansion perspective view showing semi-conductor layer 1a arranged at the substrate insulator layer 12 which drawing 4 has at a crevice 401 top, and a this top here. Drawing 5 is the partial expansion perspective view showing the top face of a substrate 10 in which slot 10cv and a crevice 401 were dug. Moreover, drawing 6 is the graph false sectional view showing the situation of protection from light by top light-shielding film (capacity line 300 and data-line 6a) and bottom light-shielding film 11a which can set channel field 1a' of TFT30 up and down two-dimensional in the basic configuration of the operation gestalt mentioned above. In addition, although each film, the actual configuration of a crevice, and actual arrangement in drawing 6 become more complicated than what is three-dimension-like and was shown in drawing 6 , suppose them that the relation of protection from light to the incident light and return light in near channel field 1a' is shown in graph here. Moreover, he extracts channel field 1a' and its vertical light-shielding film out of the laminated structure on a substrate 10, and is trying to show the relation between these, incident light, and return light by drawing 6 .

[0082] As shown in drawing 2 and drawing 3 which were mentioned above in drawing 4 and the drawing 5 list, especially with this operation gestalt, the island-like crevice 401 is dug in the substrate 10 in the field which counters channel field 1a' at least among each semi-conductor layer 1a. And such a crevice 401 is formed in slot 10cv dug in the shape of a grid along with scanning-line 3a and data-line 6a, and is located in the intersection of scanning-line 3a and data-line 6a.

[0083] According to this operation gestalt, low concentration source field 1b and low concentration drain field 1c (refer to drawing 3) which adjoin a channel field 1a' list at this Since it is covered with the top light-shielding film slack capacity line 300 and data-line 6a from the bottom As shown in drawing 6 , the

top light-shielding film slack capacity line 300 and data-line 6a can fully raise the protection from light to the incident light L1 containing incident light L1i of the incident light L1s and slant from a direction perpendicular to a substrate 10. On the other hand, low concentration source field 1b and low concentration drain field 1c (refer to drawing 3) which adjoin a channel field 1a' list at this Since it is covered with bottom light-shielding film 11a from the bottom, as shown in drawing 6 The rear-face reflected light of a substrate 10, the light which outgoing radiation is carried out from other electro-optic devices in the projector of the double plate type which used two or more electro-optic devices as a light valve, and runs through synthetic optical system, Bottom light-shielding film 11a can fully raise the protection from light to the return light L2 perpendicular to a substrate 10 among the return light L2.

[0084] As shown in drawing 6 here, incident light L1 and return light L2S contain slanting light L1i and L2i which carry out incidence from across to a substrate 10, respectively. For example, the incident angle contains the component from which even ten – about 15 degrees shift [perpendicular] about 10%.

[0085] Then, about slanting incident light L1i, before-it-happens prevention of being reflected on the top face of bottom light-shielding film 11a formed on the substrate 10, and incident light L1i of the slant which escape from the side of a top light-shielding film resulting in channel field 1a' be carried out with this operation gestalt by making width of face of the top light-shielding film slack capacity line 300 and data-line 6a somewhat respectively larger than the width of face of bottom light-shielding film 11a.

[0086] On the other hand, about slanting return light L2i, channel field 1a' is put in to some extent with this operation gestalt in the space surrounded by the bottom light-shielding film 401 through the substrate insulator layer 12 by establishing a crevice 401 in the bottom of bottom light-shielding film 11a, and forming bottom light-shielding film 11a in the crevice 401. Thereby, even if width of face is narrower than a top light-shielding film, generating of the internal reflection light L3 (a broken line shows among drawing 6) of the slant which originates in return light L2i of the slant which is going to reach channel field 1a by bottom light-shielding film 11a can be prevented. Especially bottom light-shielding film 11a is formed on the side attachment wall of a crevice 401, and the edge of bottom light-shielding film 11a consists of these operation gestalten so that it may be partially in agreement with the edge of the crevice 401 on a substrate 10 (refer to drawing 6). Therefore, while it can go across the protection from light in channel field 1a' broadly and it can be performed good, the situation where slanting light L1i from the upper part reflects on the top face for the bottom light-shielding film part outside a crevice 401, and invades into the headroom of a crevice 401 can be prevented effectively.

[0087] According to this operation gestalt, like the above, the high protection-from-light engine performance is obtained to incident light L1 and the return light L2.

[0088] In addition, according to this operation gestalt, since TFT30, scanning-line 3a, data-line 6a, and capacity line 300 grade are arranged through the interlayer insulation film etc. in slot 10cv, the level difference in the front face of the 3rd interlayer insulation film 43 of pixel electrode 9a of substrate side slack according to these existence can be eased. Since these have lapped and the crevice 401 is especially dug in the field where the thickness of the layered product on a substrate 10 is the thickest, a level difference can be reduced very efficiently. Consequently, the poor orientation of the liquid crystal resulting from the level difference concerned can be reduced.

[0089] The depth of a crevice 401 is set to hundreds to about thousands of nm from the above viewpoint. Since the starting crevice 401 can be further formed by etching after it forms slot 10cv by etching on a substrate 10, it is simple and ends. [of a manufacture process] And it is good to attach the taper of 45 to about 80 degrees to the side attachment wall of a crevice 401 so that it may reflect in the direction from which slanting light L2i which reaches bottom light-shielding film 11a formed on the side attachment wall of a crevice 401 separated from channel field 1a' according to the formation field of a top light-shielding film, the class of light source light, etc.

[0090] By carrying out the laminating of many conductive layers with the operation gestalt explained above, as shown in drawing 3 Although it is easing by digging slot 10cv and a crevice 401 to the TFT array substrate 10, that a level difference arises to the field in alignment with data-line 6a and

scanning-line 3a in the substrate side (namely, front face of the 3rd interlayer insulation film 43) of pixel electrode 9a In addition, the substrate insulator layer 12, the 1st interlayer insulation film 41, the 2nd interlayer insulation film 42, and the 3rd interlayer insulation film 43 are trenched. By embedding wiring and the TFT30 grade of data-line 6a etc., may perform flattening processing and By grinding the level difference of the top face of the 3rd interlayer insulation film 43 or the 2nd interlayer insulation film 42 by CMP (Chemical Mechanical Polishing) processing etc. Or the flattening processing concerned may be performed by forming in Taira and others using organic [SOG] (Spin On Glass).

[0091] Furthermore, although TFT30 for pixel switching has LDD structure with the operation gestalt explained above as preferably shown in drawing 3, you may be TFT of the self aryne mold which may have the offset structure which does not drive an impurity into low-concentration source field 1b and low-concentration drain field 1c, drives in an impurity by high concentration by using as a mask the gate electrode which consists of a part of scanning-line 3a, and forms the high-concentration source and a drain field in self align. Moreover, although considered as the single gate structure which has arranged one gate electrode of TFT30 for pixel switching among 1d [of high concentration source fields], and high concentration drain field 1e with this operation gestalt, two or more gate electrodes may be arranged among these. Thus, if TFT is constituted above the dual gate or the triple gate, the leakage current of a joint with a channel, the source, and a drain field can be prevented, and the current at the time of OFF can be reduced.

[0092] (The 2nd operation gestalt) Next, the electro-optic device of the 2nd operation gestalt of this invention is explained with reference to drawing 11 from drawing 7. Drawing 7 is a top view [in / here / the 2nd operation gestalt] of two or more pixel groups where the TFT array substrate with which the data line, the scanning line, a pixel electrode, etc. were formed adjoins each other. Drawing 8 is the B-B' sectional view of drawing 7. In addition, in order to make each class and each part material into the magnitude of extent which can be recognized on a drawing, scales are made to have differed for each class or every each part material in drawing 8. Moreover, drawing 9 is the partial expansion perspective view showing the semi-conductor layer arranged the substrate insulator layer on the crevice in the 2nd operation gestalt, and on this. Drawing 10 is the partial expansion perspective view showing the top face of a substrate in which the slot and the crevice were dug. Moreover, drawing 11 is the graph false sectional view showing the situation of protection from light by the top light-shielding film and bottom light-shielding film of the channel field of TFT which can be set up and down two-dimensional in the basic configuration of the 2nd operation gestalt. Although each film, the actual configuration of a crevice, and actual arrangement in drawing 11 become more complicated than what is three-dimension-like and was shown in drawing 11, suppose them that the relation of protection from light to the incident light and return light in near a channel field is shown in graph here. Moreover, he extracts a channel field and its vertical light-shielding film out of the laminated structure on a substrate, and is trying to show the relation between these, incident light, and return light by drawing 11. In addition, in drawing 7 concerning the 2nd operation gestalt to drawing 11, the same reference mark is given to the same component as drawing 6 from drawing 2 concerning the 1st operation gestalt, and those explanation is omitted.

[0093] As shown in drawing 10 from drawing 7, with the 2nd operation gestalt, it replaces with the crevice 402 of the shape of an island in the 1st operation gestalt, and differs in that the crevice 402 made broad according to the gate electrode section which has the shape of a stripe in alignment with scanning-line 3a and, by which scanning-line 3a was made broad is dug in slot 10cv. Other configurations are the same as that of the case of the 1st operation gestalt.

[0094] According to the 2nd operation gestalt, therefore, scanning-line 3a For example, even if it consists of light guide film, such as polish recon film, as shown in drawing 11, the situation which slanting light carries out incidence to one part of the scanning-line 3a, and a light guide is carried out by scanning-line 3a, and is kept very much even in channel field 1a'. It has prevented effectively by surrounding scanning-line 3a from a lower part by bottom light-shielding film 11a formed in the crevice 402. And since it leads to not expanding width of face of bottom light-shielding film 11a, it is useful to

improvement in the numerical aperture of each pixel to raise the protection-from-light engine performance by surrounding scanning-line 3a in this way.

[0095] (Deformation gestalt) Various kinds of deformation gestalten can be considered in the operation gestalt explained above.

[0096] The stripe-like heights in alignment with scanning-line 3a may be formed in the front face of the 3rd interlayer insulation film 43 which is the substrate side of pixel electrode 9a by making shallow relatively slot 10cv dug in the field which counters scanning-line 3a as a deformation gestalt of 1, a crevice 401, or 402. When this adopts the scanning-line reversal drive method which reverses and drives the polarity of the applied voltage of pixel electrode 9a to every scanning-line 3a, it can decrease by strengthening the vertical electric field in the field which produces this horizontal electric field by heaping up the edge of pixel electrode 9a for the bad influence of the horizontal electric field produced among pixel electrode 9a which adjoin in the direction of the data line each other by the above-mentioned heights.

[0097] The stripe-like heights in alignment with data-line 6a may be formed in the front face of the 3rd interlayer insulation film 43 which is the substrate side of pixel electrode 9a by making shallow relatively slot 10cv which similarly is dug in the field which counters data-line 6a, a crevice 401, or 402. When this adopts the data-line reversal drive method which reverses and drives the polarity of the applied voltage of pixel electrode 9a to every data-line 6a, it can decrease by strengthening the vertical electric field in the field which produces this horizontal electric field by heaping up the edge of pixel electrode 9a for the bad influence of the horizontal electric field produced among pixel electrode 9a which adjoin in the direction of the scanning line each other by the above-mentioned heights.

[0098] As other deformation gestalten, it digs a crevice 401 or 402 in slot 10cv, namely, it not only trenches two steps, but digs the further crevice in a crevice 401 or 402, namely, the thing for which a three-stage is trenched -- possible -- more -- general -- a slot -- n (n:2 or more natural numbers) phase **** -- etching of multiple times [as opposed to / things are also possible and / a substrate 10] -- the substrate of pixel electrode 9a -- a field -- it is also possible to form a desired pattern in the front face of the 3rd interlayer insulation film 43.

[0099] As other deformation gestalten, it may replace with the top light-shielding film slack capacity line 300 and data-line 6a, and a light-shielding film besides a wrap may be prepared for channel field 1a' from the upper part at least on the opposite substrate 20. Or in addition to the top light-shielding film slack capacity line 300 and data-line 6a, a light-shielding film besides a wrap may be prepared for channel field 1a' from the upper part at least on the opposite substrate 20. In the case of the latter, about the light-shielding film on the opposite substrate 20, it is desirable to avoid that narrow width of face a little and the opening field of each pixel by lamination gap of both substrates becomes small. The light-shielding film on such an opposite substrate 20 is effective in order to prevent the temperature rise of the liquid crystal layer 50 and TFT30 grade.

[0100] (The whole electro-optic device configuration) The whole electro-optic device configuration in each operation gestalt constituted as mentioned above is explained with reference to drawing 12 and drawing 13. In addition, drawing 12 is the top view which looked at the TFT array substrate 10 from the opposite substrate 20 side with each component formed on it, and drawing 13 is a H-H' sectional view of drawing 12.

[0101] In drawing 12, on the TFT array substrate 10, the sealant 52 is formed along the edge and the light-shielding film 53 as a frame which specifies the circumference of image display field 10a is formed in parallel to the inside. The data-line drive circuit 101 and the external circuit connection terminal 102 which drive data-line 6a by supplying a picture signal to data-line 6a to predetermined timing are prepared in the field of the outside of a sealant 52 along with one side of the TFT array substrate 10, and the scanning-line drive circuit 104 which drives scanning-line 3a is formed along with two sides which adjoin this one side by supplying a scan signal to scanning-line 3a to predetermined timing. If the scan signal delay supplied to scanning-line 3a does not become a problem, the thing only with one side

sufficient [the scanning-line drive circuit 104] cannot be overemphasized. Moreover, the data-line drive circuit 101 may be arranged on both sides along the side of image display field 10a. Furthermore, two or more wiring 105 for connecting between the scanning-line drive circuits 104 established in the both sides of image display field 10a is formed in one side in which the TFT array substrate 10 remains. Moreover, in at least one place of the corner section of the opposite substrate 20, the flow material 106 for taking a flow electrically between the TFT array substrate 10 and the opposite substrate 20 is formed. And as shown in drawing 13, the opposite substrate 20 with the almost same profile as the sealant 52 shown in drawing 12 has fixed to the TFT array substrate 10 by the sealant 52 concerned.

[0102] In addition, on the TFT array substrate 10, the inspection circuit for inspecting the sampling circuit which impresses a picture signal to two or more data-line 6a to predetermined timing, the precharge circuit which precedes the precharge signal of a predetermined voltage level with a picture signal, and supplies it to two or more data-line 6a respectively, the quality of the electro-optic device concerned at the manufacture middle or the time of shipment, a defect, etc. in addition to these data-line drive circuits 101 and scanning-line drive circuit 104 grade etc. may be formed.

[0103] You may make it connect with LSI for a drive mounted on the TAB (Tape Automated bonding) substrate instead of forming the data-line drive circuit 101 and the scanning-line drive circuit 104 on the TFT array substrate 10 electrically and mechanically through the anisotropy electric conduction film prepared in the periphery of the TFT array substrate 10 with the operation gestalt explained with reference to drawing 13 from drawing 1 above. Moreover, according to the exception of modes of operation, such as TN (Twisted Nematic) mode, VA (Vertically Aligned) mode, and PDLC (Polymer Dispersed Liquid Crystal) mode, and the no MARI White mode / NOMA reeve rack mode, a polarization film, a phase contrast film, a polarizing plate, etc. are respectively arranged in a predetermined direction at the side in which the outgoing radiation light of the side in which the incident light of the opposite substrate 20 carries out incidence, and the TFT array substrate 10 carries out outgoing radiation.

[0104] Since the electro-optic device in the operation gestalt explained above is applied to a projector, the electro-optic device of three sheets will be respectively used as a light valve for RGB, and incidence of the light of each color respectively decomposed through the dichroic mirror for RGB color separation will be respectively carried out to each light valve as incident light. Therefore, with each operation gestalt, the color filter is not prepared in the opposite substrate 20. However, the color filter of RGB may be formed in the predetermined field which counters pixel electrode 9a on the opposite substrate 20 with the protective coat. If it does in this way, the electro-optic device in each operation gestalt is applicable about the color electro-optic device of direct viewing types other than a projector, or a reflective mold. Moreover, a micro lens may be formed so that it may correspond 1 pixel on [one] the opposite substrate 20. Or it is also possible to form a color filter layer in the bottom of pixel electrode 9a which counters RGB on the TFT array substrate 10 by a color resist etc. If it does in this way, a bright electro-optic device is realizable by improving the condensing effectiveness of incident light. Furthermore, the die clo IKKU filter which makes a RGB color using interference of light by depositing the interference layer to which the refractive index of many layers is different on the opposite substrate 20 again may be formed. According to this opposite substrate with a die clo IKKU filter, a brighter color electro-optic device is realizable.

[0105] (Operation gestalt of electronic equipment) Next, the operation gestalt of an example slack projection mold electrochromatic display of electronic equipment using the liquid crystal equipment explained to the detail above as a light valve is explained with reference to drawing 14 and drawing 15.

[0106] First, the circuitry of the projection mold electrochromatic display of this operation gestalt is explained with reference to the block diagram of drawing 14. In addition, drawing 14 shows the circuitry concerning one in the light valve of three sheets in a projection mold electrochromatic display. Since the light valve of these three sheets all has the same configuration fundamentally, explanation is added about the part which starts the circuitry of one sheet here. however -- strict -- the light valve of three sheets -- an input signal -- respectively -- differing (that is, it driving by the object for R, the object for

G, and the signal for B, respectively -- having) -- further -- G -- in the circuitry concerning the light valve of **, it differs in that reverse the sequence of a picture signal within each field or a frame, or a horizontal or the direction of a vertical scanning is reversed so that an image may be reversed and displayed compared with the case for the object for R, and B.

[0107] In drawing 14, the projection mold electrochromatic display is constituted in preparation for the source 1000 of a display information output, the display information processing circuit 1002, the drive circuit 1004, liquid crystal equipment 100, and clock generation circuit 1008 list in the power circuit 1010. The source 1000 of a display information output outputs display information, such as a picture signal of a predetermined format, to the display information processing circuit 1002 based on the clock signal from the clock generation circuit 1008 including the tuning circuit which aligns and outputs memory, such as ROM (Read Only Memory), RAM (Random Access Memory), and an optical disk unit, and a picture signal. The display information processing circuit 1002 is constituted including various well-known processing circuits, such as magnification and a polarity-reversals circuit, a phase expansion circuit, a rotation circuit, a gamma correction circuit, and a clamping circuit, carries out sequential generation of the digital signal from the display information inputted based on the clock signal, and outputs it to the drive circuit 1004 with a clock signal CLK. The drive circuit 1004 drives liquid crystal equipment 100. A power circuit 1010 supplies a predetermined power source to each above-mentioned circuit. In addition, on the TFT array substrate which constitutes liquid crystal equipment 100, the drive circuit 1004 may be carried and, in addition to this, the display information processing circuit 1002 may be carried.

[0108] Next, with reference to drawing 15, the whole projection mold electrochromatic display configuration of this operation gestalt and especially an optical configuration are explained. Drawing 15 is the diagrammatic sectional view of a projection mold electrochromatic display here.

[0109] In drawing 15, an example slack liquid crystal projector 1100 of the projection mold electrochromatic display in this operation gestalt prepares three liquid crystal modules containing the liquid crystal equipment 100 with which the drive circuit 1004 mentioned above was carried on the TFT array substrate, and is constituted as a projector used as light valves 100R, 100G, and 100B for RGB, respectively. In a liquid crystal projector 1100, if incident light is emitted from the lamp unit 1102 of sources of the white light, such as a metal halide lamp, it will be divided into parts for Mitsunari R, G, and B corresponding to the three primary colors of RGB with the mirror 1106 of three sheets, and the dichroic mirror 1108 of two sheets, and will be led to the light valves 100R, 100G, and 100B corresponding to each color, respectively. Under the present circumstances, especially B light is drawn through the relay lens system 1121 which consists of the incidence lens 1122, a relay lens 1123, and an outgoing radiation lens 1124, in order to prevent the optical loss by the long optical path. And after a part for Mitsunari corresponding to the three primary colors modulated with light valves 100R, 100G, and 100B, respectively is again compounded with a dichroic prism 1112, it is projected on it by the screen 1120 as a color picture through a projector lens 1114.

[0110] This invention is not restricted to the operation gestalt mentioned above, and can be suitably changed in the range which is not contrary to the summary or thought of invention which can be read in a claim and the whole specification, and the electro-optic device and electronic equipment accompanied by such modification are also contained in the technical range of this invention.

[Translation done.]

*NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] They are equal circuits established in two or more pixels of the shape of a matrix which constitutes the image display field in the electro-optic device of the 1st operation gestalt of this invention, such as various components and wiring.

[Drawing 2] It is the top view of two or more pixel groups where the TFT array substrate with which the data line in the electro-optic device of the 1st operation gestalt, the scanning line, a pixel electrode, etc. were formed adjoins each other.

[Drawing 3] It is the A-A' sectional view of drawing 2.

[Drawing 4] It is the partial expansion perspective view showing the semi-conductor layer arranged the substrate insulator layer on the crevice in the 1st operation gestalt, and on this.

[Drawing 5] It is the partial expansion perspective view showing the top face of a substrate in which the slot and crevice in the 1st operation gestalt were formed.

[Drawing 6] It is the graph false sectional view showing the crevice of the vertical light-shielding film in the 1st operation gestalt, and a substrate two-dimensional.

[Drawing 7] It is the top view of two or more pixel groups where the TFT array substrate with which the data line in the electro-optic device of the 2nd operation gestalt, the scanning line, a pixel electrode, etc. were formed adjoins each other.

[Drawing 8] It is the B-B' sectional view of drawing 7.

[Drawing 9] It is the partial expansion perspective view showing the semi-conductor layer arranged the substrate insulator layer on the crevice in the 2nd operation gestalt, and on this.

[Drawing 10] It is the partial expansion perspective view showing the top face of a substrate in which the slot and crevice in the 2nd operation gestalt were formed.

[Drawing 11] It is the graph false sectional view showing the crevice of the vertical light-shielding film in the 2nd operation gestalt, and a substrate two-dimensional.

[Drawing 12] It is the top view which looked at the TFT array substrate in the electro-optic device of an operation gestalt from the opposite substrate side with each component formed on it.

[Drawing 13] It is the H-H' sectional view of drawing 12.

[Drawing 14] It is the block diagram having shown the circuitry concerning the light valve in the projection mold electrochromatic display which is the operation gestalt of the electronic equipment of this invention.

[Drawing 15] It is the diagrammatic sectional view showing an example slack electrochromatic display projector of the projection mold electrochromatic display which is the operation gestalt of the electronic equipment of this invention.

[Description of Notations]

1a -- Semi-conductor layer

1a' -- Channel field

1b -- Low concentration source field

1c -- Low concentration drain field

1d -- High concentration source field

1e -- High concentration drain field
2 -- Insulator layer
3a -- Scanning line
6a -- Data line
9a -- Pixel electrode
10 -- TFT array substrate
10cv(s) -- Slot
11a -- Bottom light-shielding film
12 -- Substrate insulator layer
16 -- Orientation film
20 -- Opposite substrate
21 -- Counterelectrode
22 -- Orientation film
30 -- TFT
50 -- Liquid crystal layer
70 -- Storage capacitance
71 -- Junction layer
75 -- Dielectric film
81, 83, 85 -- Contact hole
300 -- Capacity line
401 402 -- Crevice

[Translation done.]